

SESSION 2011

AGRÉGATION
CONCOURS EXTERNE

Section : GÉNIE ÉLECTRIQUE

COMPOSITION D'ÉLECTRONIQUE

Durée : 6 heures

Calculatrice électronique de poche - y compris calculatrice programmable, alphanumérique ou à écran graphique – à fonctionnement autonome, non imprimante, autorisée conformément à la circulaire n° 99-186 du 16 novembre 1999.

L'usage de tout ouvrage de référence, de tout dictionnaire et de tout autre matériel électronique est rigoureusement interdit.

Dans le cas où un(e) candidat(e) repère ce qui lui semble être une erreur d'énoncé, il (elle) le signale très lisiblement sur sa copie, propose la correction et poursuit l'épreuve en conséquence.

De même, si cela vous conduit à formuler une ou plusieurs hypothèses, il vous est demandé de la (ou les) mentionner explicitement.

NB : *Hormis l'en-tête détachable, la copie que vous rendrez ne devra, conformément au principe d'anonymat, comporter aucun signe distinctif, tel que nom, signature, origine, etc. Si le travail qui vous est demandé comporte notamment la rédaction d'un projet ou d'une note, vous devrez impérativement vous abstenir de signer ou de l'identifier.*

Sujet de la composition d'Electronique

Etude d'un projecteur d'automobile

Avertissements

Les 4 parties de cette composition sont indépendantes ; il est toutefois instamment recommandé de les traiter toutes et de consacrer à chacune un temps de travail proportionné. Chaque partie devra être rédigée sur une (des) copie(s) séparée(s).

Le questionnement dans chaque partie est progressif, il est donc recommandé de traiter les questions dans l'ordre proposé.

PRESENTATION

L'électronique dans l'automobile a eu un essor exceptionnel ces 20 dernières années. Améliorer le fonctionnement des systèmes mécaniques, augmenter la sécurité et le confort ont été des axes majeurs dans l'introduction massive d'électronique dans les véhicules. On peut citer par exemple le freinage ABS, la transmission automatique, la climatisation, la suspension active chez Citroën ou encore l'éclairage adaptatif. Pour intégrer toutes ces fonctions, les ingénieurs se heurtent encore à des contraintes draconiennes :

1. des gradients de température très élevés, jusqu'à 50°C par minute pour un tableau de bord chauffé à 70°C par le soleil puis ramené brutalement à 20°C par la climatisation,
2. des perturbations électromagnétiques extérieures importantes.

Un environnement sévère, un coût très bas dû à un marché extrêmement concurrentiel auquel se rajoute une politique qualité très dure (zéro défaut au montage et un maximum de 1ppm de pannes par an) font de l'électronique appliquée à l'industrie automobile le domaine de tous les défis.

C'est dans ce contexte passionnant que nous proposons l'étude d'un projecteur adaptatif d'éclairage.

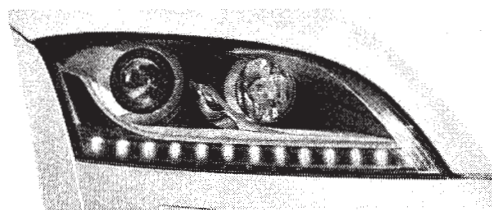


Figure 1 : Projecteur adaptatif sur véhicule Audi



Figure 2 : Daytime Running Light (DRL) sur DS3 de chez PSA

Mieux voir et être vu sont les leitmotifs de nombreux équipementiers d'éclairage. Afin d'atteindre leur but, les calculateurs d'éclairage deviennent de plus en plus complexes. Ils permettent d'adapter l'orientation de l'éclairage en fonction du besoin du conducteur, plus large en ville, plus profond sur autoroute et directionnel dans les virages. Ils gèrent aussi des fonctions de signalisations pour être mieux vu comme les DRL (Daytime Running Light), feux diurnes qui seront obligatoires en France à partir de 2012.

Le système électronique que nous allons étudier se compose :

- d'une carte électronique principale,
- d'un organe de vision déporté au niveau du rétroviseur intérieur.

La carte principale est organisée autour d'un microcontrôleur.

Il commande, via un bus LIN (Local Interconnect Network), des moteurs contrôlant la position des projecteurs et la rotation d'une lentille placée devant la source lumineuse principale permettant la modification de la forme du faisceau d'éclairage.

Il reçoit directement des informations issues de capteurs de position, de vitesse, de température et toutes les autres informations véhicules utiles via un bus CAN.

L'organe de vision est composé d'une caméra CMOS et d'un circuit intégré de traitement vidéo. Il renvoie les informations collectées et traitées via le bus CAN à la carte principale.

L'énergie du système est fournie par la batterie ou/et l'alternateur. La tension d'alimentation ainsi fournie varie en fonction de l'état de charge de la batterie et de la mise en marche de l'alternateur. Elle nécessite un régulateur pour fournir les alimentations de circuits intégrés et un hacheur SEPIC (convertisseur DC-DC) pour piloter les diodes électroluminescentes du DRL.

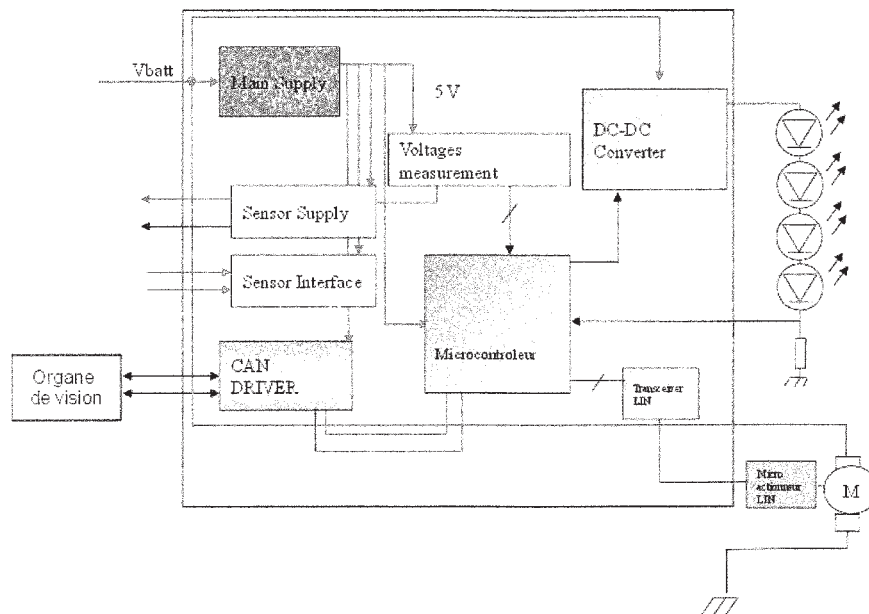


Figure 3 : Schéma la carte principale

Sommaire :

A- Etude du bus LIN

Dans cette partie, on s'intéresse au système d'interfaçage nécessaire vers les micro-actionneurs via le bus LIN ainsi qu'à la compatibilité électromagnétique (CEM) de ce type de bus.

B- Etude de régulateurs

Cette partie montrera les limites des régulateurs classiques type MC78L05A pour des applications automobiles et l'intérêt des régulateurs LDO. Ce régulateur est intégré dans le bloc d'alimentation générale (Main Supply) de la figure 3.

C- Etude du hacheur SEPIC et de sa charge

Dans cette partie, nous mettrons en évidence l'intérêt d'utiliser un hacheur SEPIC pour alimenter les diodes électroluminescentes de la fonction DRL. Ce hacheur est intégré dans le bloc convertisseur DC-DC (DC-DC Converter) de la figure 3.

D- Etude de l'organe de vision

L'organe communique avec la carte principale via le bus CAN. Il comprend des blocs de débruitage, redimensionnement et détections des lumières qui seront abordés dans cette partie de l'étude.

A- Bus LIN, logique de micro actionneur sans CPU [1]

[1] wikipédia.

Le bus LIN (Local Interconnect Network) est un bus système série utilisé dans les véhicules automobiles récents. Les spécifications du bus LIN sont établies par le consortium LIN. La première version a été réalisée en 1999. Les spécifications ont depuis évolué pour maintenant arriver à la version 2.1 (2006).

Le bus LIN est un bus relativement lent et petit, mais il est fiable et économique, notamment si on le compare à d'autres bus utilisés dans l'automobile, les bus CAN, Flexray ou MOST. Il peut être utilisé comme un sous-réseau du bus CAN pour gérer des capteurs ou des micro actionneurs.

Il consiste en un protocole de communication qui s'appuie sur une configuration maître esclave(s). Chaque élément connecté au bus est appelé « nœud ». Ce bus a été créé pour la commande des éléments de confort (climatisation, vitres électriques, etc.) dans l'industrie automobile où les contraintes sont les suivantes :

- implémentation bas coût pour le matériel ;
- auto synchronisation des esclaves ;
- transmission déterministe pour les aspects temporels : lorsqu'on envoie un message le temps de réponse est garanti ;
- débit maximal 20 kbit/s.

Ce protocole prévoit la détection d'erreurs grâce à plusieurs dispositifs :

- deux bits de parité ;
- une somme de contrôle : le « checksum field » (8 bits) à la fin du message ;
- des messages de diagnostic.

Un de ses avantages est de ne compter qu'un seul fil par lequel transitent les données (en plus du + et de la masse) ce qui en fait un réseau plus léger que le CAN.

Le bus LIN est composé d'un maître et de plusieurs esclaves (jusqu'à 64). Le maître contrôle le bus et scrute les esclaves afin qu'ils partagent leurs données sur le bus. Les esclaves ne fournissent des données que lorsqu'ils sont sollicités d'après une répartition définie des fenêtres temporelles allouées à chaque nœud du réseau.

Les envois de message sont asynchrones.

Le message est envoyé de la façon suivante :

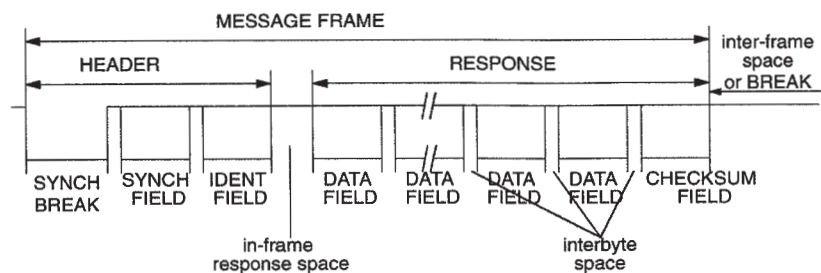


Figure 4 : Composition d'une trame

Le protocole inclut une période de synchronisation en deux parties, le « synchro-break » et le « synchro-field ».

Chaque trame débute par au minimum 13 bits de valeur nulle. Ils constituent le « synchro-break ». Il sert de message de début de trame pour tous les nœuds du bus. Le débit des données est supposé maximal. La détection du « synchro-break » utilise un compteur cadencé par une horloge « CLK » à 4MHz. Ce compteur délivre un mot binaire COMPT.

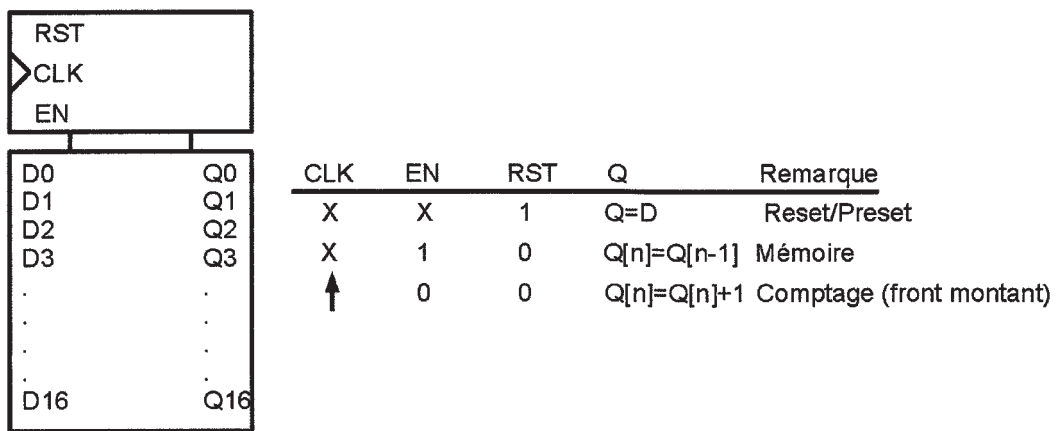
Q1- Quel est le nombre de bits nécessaires du mot COMPT pour détecter le « synchro-break », et quelle est sa valeur minimale de détection ?

Nous considérerons dans la suite que le champ « synchro-break » a une durée égale à 13 bits sur le bus LIN. De cette détection, est extrait un signal *Synch_break* égal à 1 pendant la durée du champ « synchro-break ».

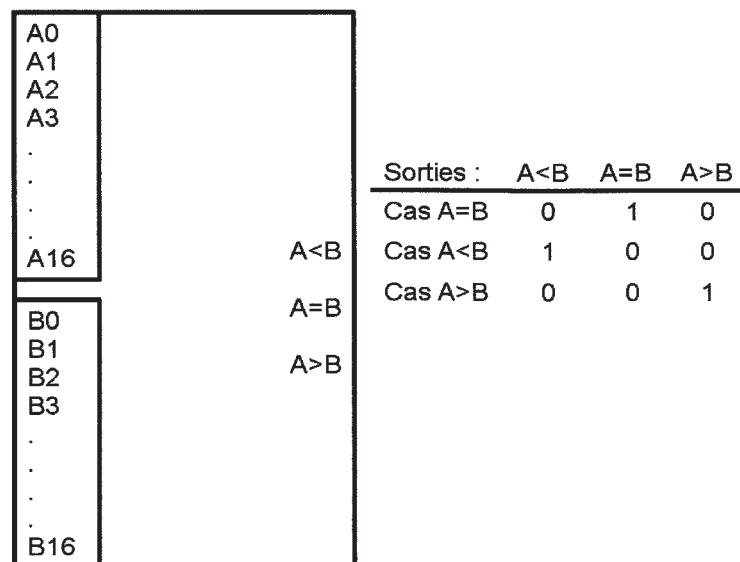
Le « synchro-field » est le deuxième champ de l'entête, transmis par la trame maître. Il est constitué d'une succession de 1 et de 0 formant le mot x55. Il permet aux matériels esclaves d'effectuer une détection automatique de la vitesse de transfert pour se synchroniser avec le bus.

Q2- En utilisant le signal de détection *Synch_break*, proposer une solution pour générer un signal *Synch_field* égal à 1 pendant la durée du champ « synchro-field ». Proposer un schéma au niveau RTL (register transfert level) implémentant cette solution, en utilisant entre autres les composants décrits ci dessous :

- Compteur 16 bits :



- Comparateur 16 bits :



Nous souhaitons réaliser un montage permettant d'échantillonner la donnée du bus LIN en milieu du bit (voir ci-dessous figure 5).

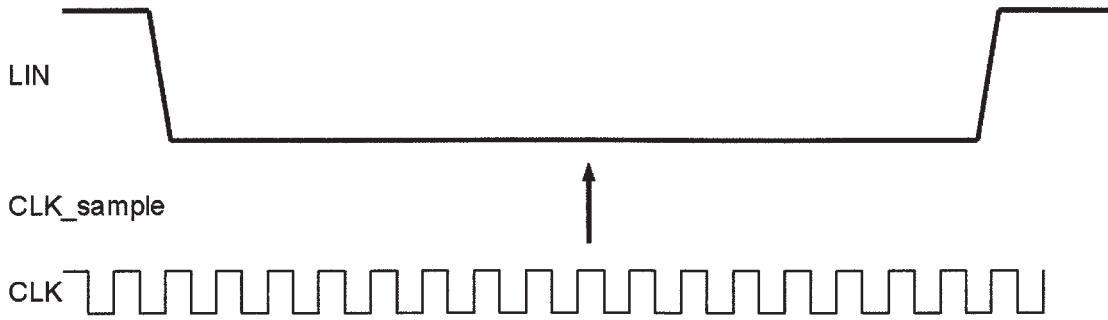
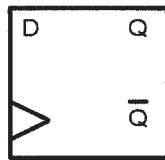


Figure 5 : Echantillonnage en milieu de bit

CLK : horloge à 4MHz, CLK_sample : horloge d'échantillonnage, LIN : bus de données.

Nous disposons d'un signal Bit_Transmission qui est une impulsion constituée d'un cycle d'horloge de 4MHz, traduisant chaque transition du champ « synchro-field » (mot x55).

Q3- Proposer un schéma au niveau RTL (register transfert level) implémentant cette solution, en utilisant entre autres les composants précédents et des bascules D représentées comme suit :



La figure 6 montre l'entête complète (header), comprenant des champs de synchronisation et un identifiant :

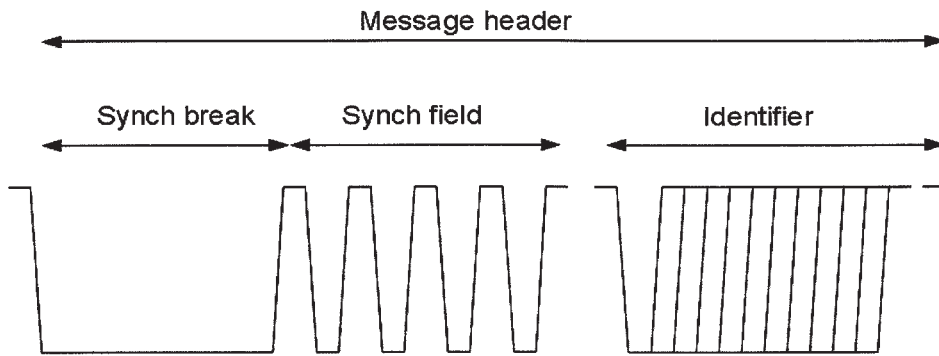


Figure 6 : Entête d'une trame maître

L'identifiant est constitué de 8 bits et est transmis comme les données, c'est-à-dire qu'il est précédé d'un « start bit » et suivi d'un « stop bit ». Il est constitué de 6 bits de numéro d'identifiant (ID_0 à ID_5) et de 2 bits de parité P_0 ($ID_0 ID_1 ID_2 ID_4$) et P_1 ($ID_1 ID_3 ID_4 ID_5$). Le bit de parité P_0 vaut 1 lorsque le nombre de bits à 1 du mot $ID_0 ID_1 ID_2 ID_4$ est impair. La même logique définit P_1 .

Q4- Donner les équations de P_0 et P_1 en fonction de $ID_{0..5}$.

Q5- Calculer le taux d'erreur non détecté par cette redondance et préciser les conditions de non détection.

Q6- Est-il possible de corriger une erreur dans la transmission de l'identifiant ? Argumenter.

Un nœud possède deux identifiants : un pour recevoir les données (0x62) et un pour émettre des données (0x63).

Q7- Proposer un schéma de principe répondant au cahier des charges suivant : Défect_recepteur est un bit égal à :

- 1 si le nœud est récepteur,
- 0 si le nœud est émetteur ou si il y a une erreur dans la transmission des données.

Dans l'échange maître vers esclave, deux octets sont envoyés et trois octets dans l'échange esclave vers maître.

Q8- Sachant que le débit binaire du bus LIN est de 20kbit/s par seconde, donner la capacité du canal (le débit maximum de données utiles) dans la liaison maître vers esclave et dans la liaison esclave vers maître.

Dans la liaison maître vers esclave, les deux octets envoyés servent à générer un signal modulé en largeur d'impulsion (MLI) permettant la commande des micro-actionneurs. Les deux octets représentent le rapport cyclique du signal MLI.

Q9- Proposer un schéma de principe pour créer le signal MLI.

Perturbations rayonnées des bus LIN :

On s'intéresse à l'encombrement spectral du signal qui transite sur le bus LIN.

Le LIN est contrôlé en « slew-rate »: les pentes des fronts montants et descendants sont constantes. Nous nous intéressons au synchro-field, alternance de 0 et de 1. Il peut être défini comme la périodisation d'un motif simple $T_{rap}(t)$ constitué d'un 1 et d'un 0.

Sur ce motif $T_{rap}(t)$, représenté sur la figure 7, les temps de montée et de descente valent $T_M=12\mu s$ et le niveau haut a une durée égale à $T_H=38\mu s$.

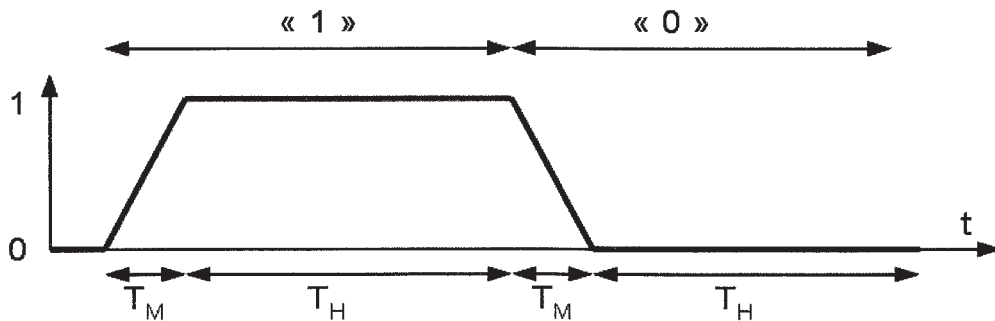


Figure 7 : Représentation du motif $T_{rap}(t)$

Q10- Montrer que le motif $T_{rap}(t)$ est un trapèze résultant de la convolution de deux rectangles R_{ect1} et R_{ect2} de largeur T_1 et T_2 dont on précisera les valeurs. On choisira $T_1 < T_2$. La fonction rectangle $R_{ect}(t)$ de largeur T et de hauteur A est définie comme suit :

$$R_{ect}(t) = A \text{ pour } t \in [0, T]$$
$$R_{ect}(t) = 0, \text{ ailleurs.}$$

Q11- Calculer les transformées de Fourier $R_{ect1}(f)$ et $R_{ect2}(f)$ des signaux $R_{ect1}(t)$ et $R_{ect2}(t)$. En déduire la transformée de Fourier $T_{rap}(f)$ de $T_{rap}(t)$. Sur le document réponse 1, tracer les modules de $R_{ect1}(f)$ et $R_{ect2}(f)$ ainsi que celui de $T_{rap}(f)$.

Nous nous intéressons au « synchro-field » (alternance de 0 et de 1). Le signal est noté $A_{it}(t)$. Il peut être considéré comme la périodisation de $T_{rap}(t)$. Nous négligerons l'effet du fenêtrage en le considérant comme infini.

Q12- Donner l'expression de $A_{it}(t)$ en fonction de $T_{rap}(t)$ et d'un autre signal $C_{omb1}(t)$ à définir.

Q13- Donner la transformée de Fourier $A_{it}(f)$ du signal $A_{it}(t)$. Sur le document réponse 1, tracer le module de $A_{it}(f)$.

Dans le cas où les données sont périodiques et constituées de 15 bits à 0 puis un bit à 1. Le signal est noté $S_{ync}(t)$. De la même manière, l'effet de fenêtrage est négligé et ce signal périodique est considéré infini.

Q14- Donner l'expression de $S_{ync}(t)$ en fonction de $T_{rap}(t)$ et d'un autre signal $C_{omb2}(t)$ à définir.

Q15- Donner l'expression de la transformée de Fourier $S_{ync}(f)$ du signal $S_{ync}(t)$. Sur le document réponse 1, tracer le module de $S_{ync}(f)$.

Le bus CAN présente un débit de 500kbit/s. Les temps de montée sont typiquement de l'ordre de 0,1 μ s.

Q16- Sur le document réponse 1, tracer le module de la transformée de Fourier $A_{itcan}(f)$ d'une alternance de 0 et de 1. Quelles sont les raies qui rayonnent le plus?

Q17- Quelle est la caractéristique des signaux (T_H ou T_M) qui influence le plus le rayonnement du circuit en haute fréquence ?

Q18- Y a-t-il un intérêt du point de vue CEM à utiliser un bus LIN plutôt qu'un bus CAN ?

B- Etude des régulateurs de tension

Dans cette partie, nous proposons d'étudier le régulateur. Il est positionné en aval de la batterie, dans le bloc « main supply » et assure l'alimentation des blocs suivants.

Un régulateur de tension idéal est une source de tension qui doit fournir une tension constante quel que soit le courant de sortie dépendant de la charge.

Les circuits intégrés de type 78XX, 79XX (Fairchild Semiconductor, Motorola...) permettent la conception rapide d'alimentations à coûts abordables. Ces composants étant très souvent utilisés, leur prix est assez bas.

La tension en sortie peut être fixe (cas des 7812, 7805 etc...) ou ajustable (LM317 etc.). Elle peut aussi bien être positive, que négative.

Dans notre cas, le régulateur permet de fournir une tension d'alimentation de 5V (V_{output}) aux microcontrôleurs et circuits intégrés à partir de la tension de la batterie (V_{batt}).

L'étude du régulateur peut être décomposée en cinq fonctions : la commande, l'amplificateur, la comparaison, la référence et l'échantillonneur en relation selon le schéma suivant :

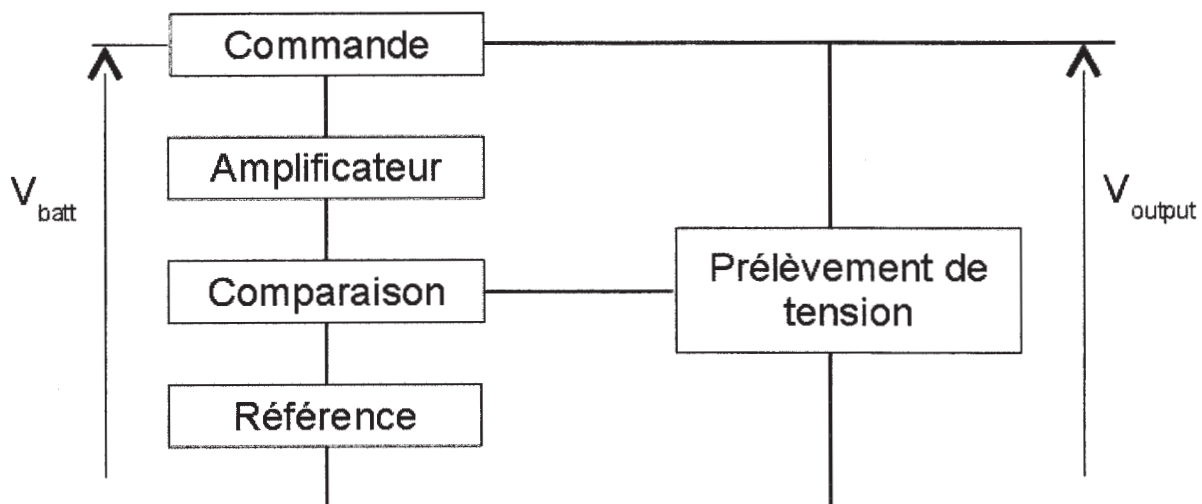


Figure 8 : Les cinq fonctions principales d'un régulateur

Dans un premier temps, nous étudierons le régulateur MC78L05A puis nous nous intéresserons au LDO TLE4275 (Infineo) dont la documentation est fournie en annexe 1.

Etude du régulateur MC78L05A :

Le régulateur MC78L05A se décompose selon le schéma de principe suivant :

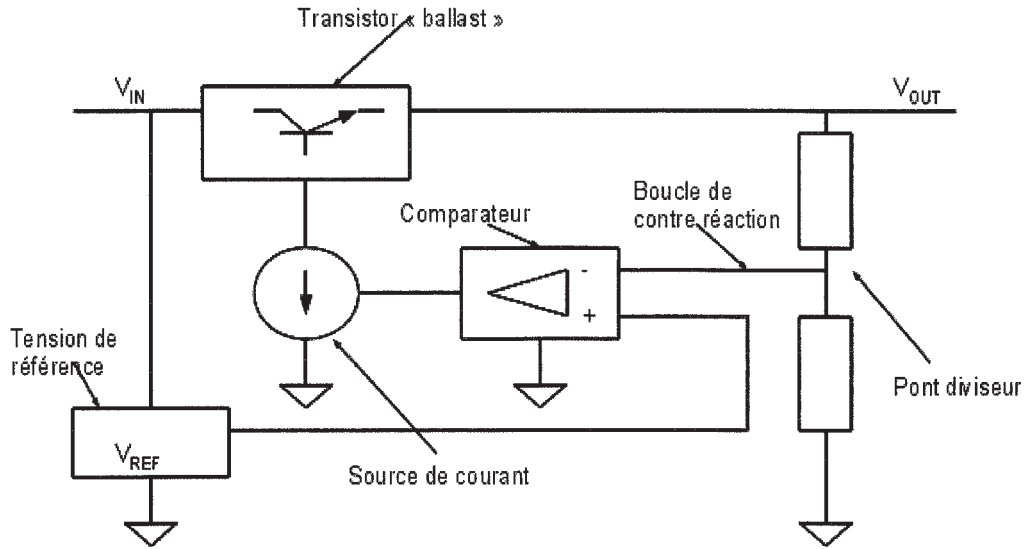


Figure 9 : Schéma de principe du régulateur MC78L05A

Afin de comprendre les inconvénients de ce genre de régulateur, nous nous intéressons au fonctionnement des différentes fonctions.

Le schéma électronique est le suivant :

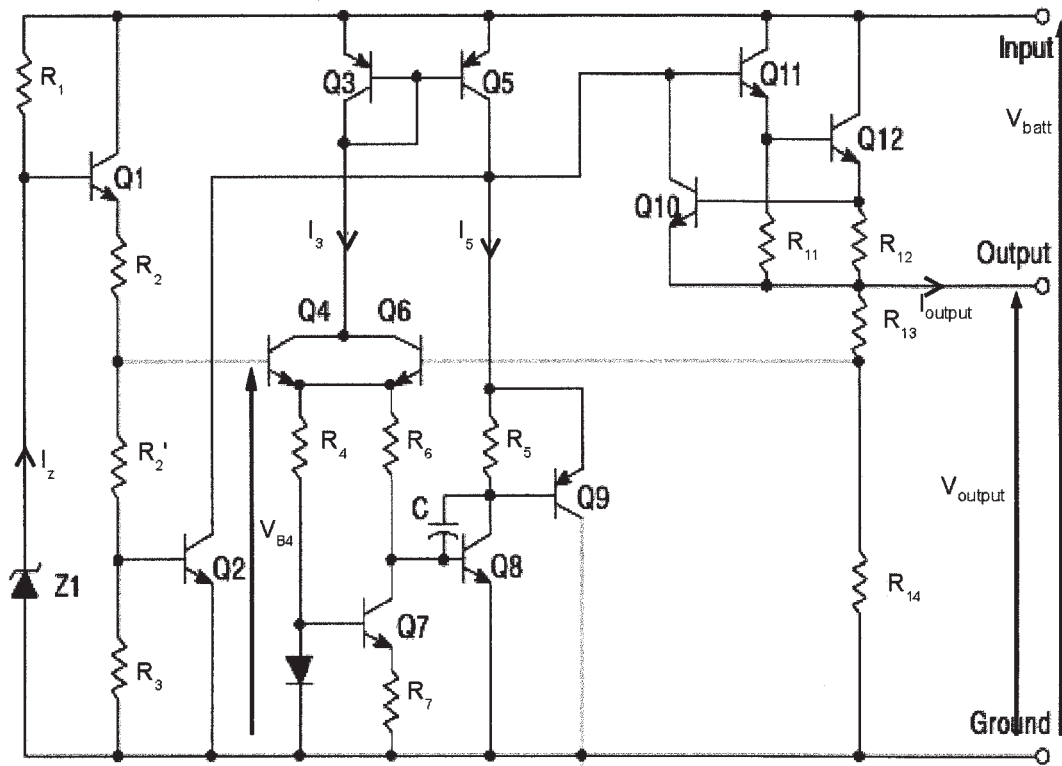


Figure 10 : Schéma électronique du régulateur MC78L05A

Les valeurs des résistances sont données ci-dessous :

$R_1=15k\Omega,$	$R_3=420\Omega,$	$R_6=19k\Omega,$	$R_{12}=3\Omega,$
$R_2=3,8k\Omega,$	$R_4=1,9k\Omega,$	$R_7=1k\Omega,$	$R_{14}=2,85k\Omega.$
$R'_2=1,2k\Omega,$	$R_5=2,2k\Omega$	$R_{11}=28,5k\Omega,$	R_{13} sera calculée pour obtenir une tension régulée de 5V.

Etude du bloc d'entrée R_1, Q_1, R_2, R_2', Z_1 et R_3 :

On note V_z la tension inverse de la diode zener Z_1 , ($V_z < 0$) et i_z le courant qui la traverse.

V_{BE1} représente la tension base - émetteur du transistor Q_1 (typiquement 0,7V à 20°C).

Q19- Donner la condition sur V_{batt} et V_z pour que la diode zener Z_1 soit passante en inverse.

Q20- Donner l'expression littérale de la tension V_{B4} en fonction de V_z et V_{BE1} dans le cas où la diode zener est passante en inverse.

Q21- Dans le cas où $V_z = -5,7V$, donner la valeur numérique de V_{B4} .

Q22- A quelle fonction du schéma bloc de la figure 9 correspond ce bloc d'entrée ?

Rôle de Q2:

Le transistor Q2 fait partie des éléments de protection du montage.

Q23- Calculer la tension V_{BE2} de la jonction base-émetteur du transistor Q2 dans la plage de fonctionnement du régulateur en fonction de V_z et V_{BE1} . Faire l'application numérique.

Q24- Dans quel état est le transistor Q2 ?

Q25- Quel est le rôle de ce transistor ?

Etude du bloc Q3, Q4, Q5, Q6 :

L'étude de ce bloc va permettre de déterminer la valeur de la résistance R_{13} à choisir pour notre application.

On rappelle la relation entre le courant I_c sortant du collecteur et la tension base - émetteur V_{BE} dans un transistor bipolaire :

Avec : I_s le courant inverse de saturation et V_T la tension thermodynamique.

$$I_c = I_s \left(e^{\frac{-V_{BE}}{V_T}} - 1 \right)$$

Q26- Donner l'expression de I_{C3} et I_{C5} en fonction des tensions base émetteurs V_{BE3} et V_{BE5} .

Q27- Donner la relation entre V_{BE3} et V_{BE5} .

Q28- Donner la relation entre I_3 et I_5 , dans le cas où le gain β des transistors est grand devant 1.

Q29- Donner le nom de la fonction réalisée par Q3 et Q5.

Q30- Quelle est la fonction réalisée par les quatre transistors Q3, Q4, Q5 et Q6 ?

Q31- Donner l'expression de V_{R14} , la tension aux bornes de R_{14} en fonction de V_{output} .

Dans le cas où le régulateur fonctionne normalement :

Q32- Donner la valeur numérique de V_{R14} . En déduire la valeur numérique de la résistance R_{13} .

L'ensemble des résistances de ce régulateur est choisi parmi la série E24, donnée en annexe 2.

Q33- Quelle valeur de résistance sera physiquement implantée ?

Etage de sortie : Q10, Q11, Q12 :

Cet étage a pour fonction principale de fournir la puissance nécessaire à la charge. Selon la documentation, le régulateur peut fournir 100mA. Afin de simplifier les calculs, nous considérons que les amplifications en courant β_{10} , β_{11} et β_{12} des transistors Q10, Q11 et Q12 sont proches de 200.

On note i_{Cn} le courant dans le collecteur du transistor Q_n et i_{Bn} le courant de base du transistor Q_n .

Rôle de Q10 :

Q34- Donner l'expression littérale et la valeur numérique du courant dans la charge I_{output} pour que la jonction base - émetteur du transistor Q10 soit polarisée en direct.

En déduire le rôle du transistor Q10 et son état pour des courants de sortie inférieur à 100mA.

On considère que la résistance de charge (connectée sur V_{output}) est négligeable devant $10k\Omega$ et que le courant de sortie I_{output} vaut 100mA.

Q35- Donner les valeurs numériques de I_{C12} et I_{B12} . On suppose a priori que tout le courant du collecteur du transistor Q12 est égal au courant de sortie I_{output} .

Q36- Donner la valeur littérale de la résistance statique R_s correspondant à la jonction base - émetteur du transistor Q12, en fonction de I_{B12} , β_{12} , V_T , V_{BE12} .

Q37- Donner la valeur numérique de R_s .

Q38- Donner l'expression littérale et la valeur numérique du courant i_{R11} .

Q39- Donner l'expression littérale du gain en courant β liant i_{C12} à i_{B11} .

Q40- Donner le nom de ce montage.

Q41- Expliquer l'intérêt de la résistance R_{11} .

Q42- Donner l'expression littérale et la valeur numérique de la tension minimale que peut prendre la tension V_{batt} pour que le régulateur fonctionne avec un courant de sortie I_{output} de 100mA. On considérera que la tension émetteur - collecteur minimale du transistor Q5 vaut 0,3V.

Intérêt du LDO :

En pratique, le régulateur implanté est de type LDO (low drop output).

Il a la particularité d'avoir une chute de tension (tension de déchet) très faible mais peut, dans certains cas que nous allons étudier, être instable

Nous partirons d'un régulateur LDO intégré, utilisant un transistor MOSFET canal P.

Tournez la page S.V.P.

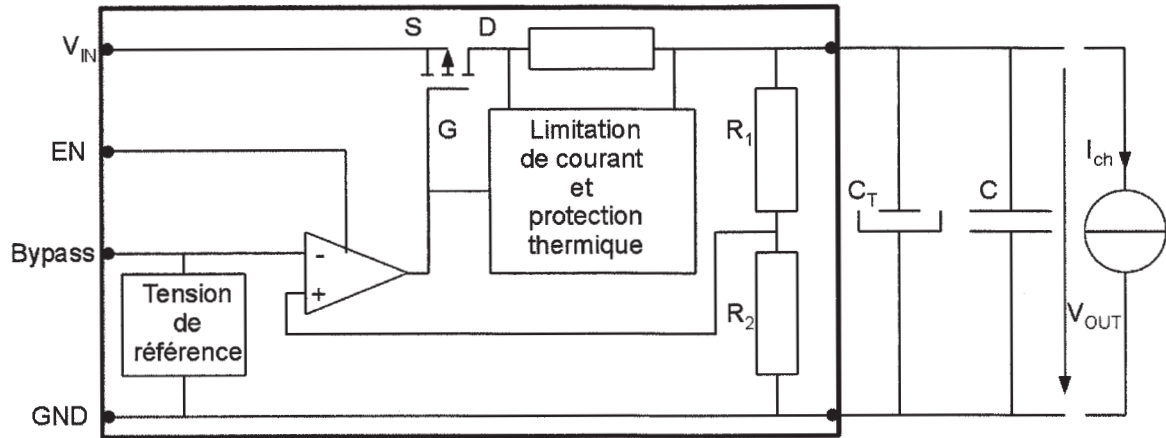


Figure 11 : Schéma du LDO

La tension de déchet, notée V_{drop} , est la tension minimale entre la tension d'entrée V_{IN} et la tension de sortie $V_{OUT}=5V$. $V_{drop}=V_{IN}-V_{OUT}$.

Q43- Quelle est la valeur du V_{drop} du TLE4275 dont la documentation est fournie en annexe 1 ?

Dans ce schéma, le transistor ballast est un MOSFET canal P, les condensateurs de sortie sont d'une part un condensateur électrolytique de capacité élevée ($C_T \geq 10\mu F$) et un condensateur céramique de faible valeur ($C < 470nF$). La charge est représentée par une source de courant I_{ch} .

Q44- Dans le cas du schéma ci-dessus, est-il possible d'utiliser un transistor ballast MOSFET canal N ? Justifier votre réponse.

Le modèle petits signaux peut être représenté par le schéma suivant dans lequel la capacité de sortie est modélisée par une capacité C_T en série avec une résistance série R_{ESR} .

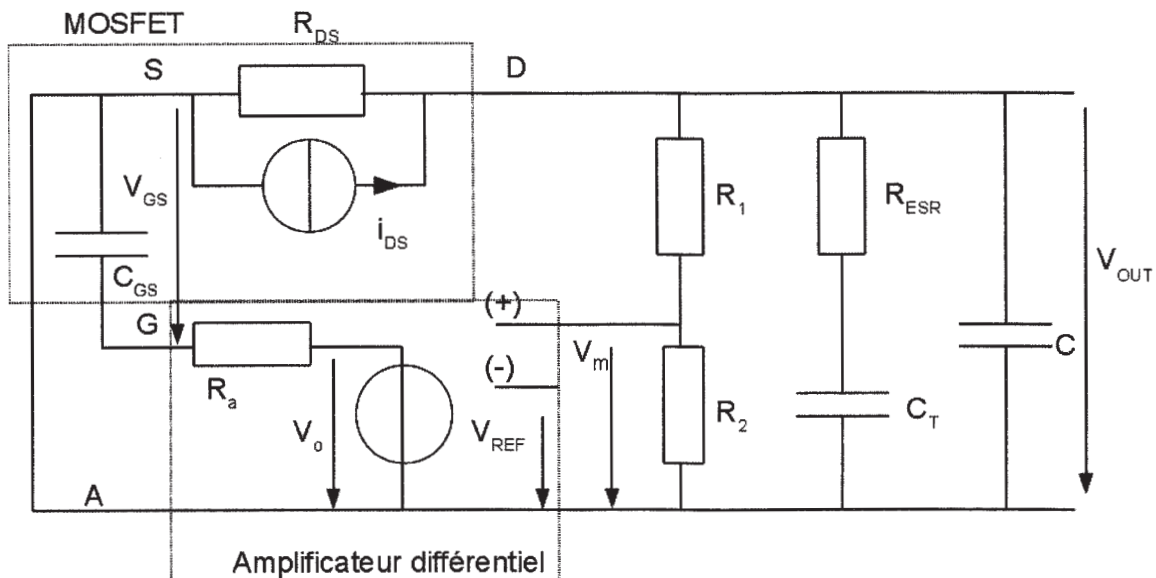


Figure 12 : Schéma en régime petits signaux du LDO

On note g_m la transconductance du transistor, $V_{diff}=V_m-V_{REF}$

Le schéma bloc de la boucle d'asservissement est représenté ci-dessous :

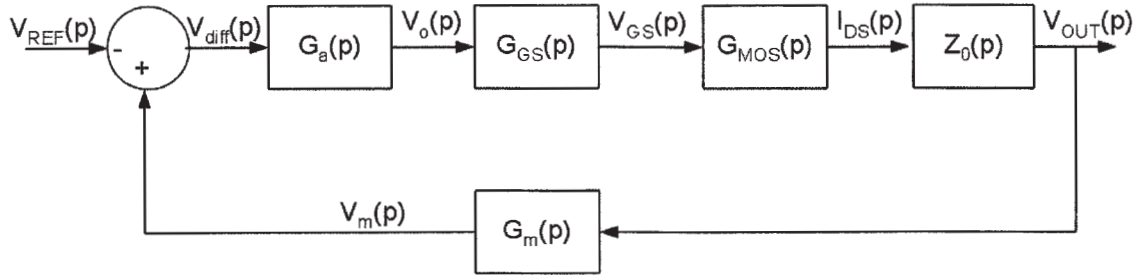


Figure 13 : Schéma bloc du LDO

Dans un premier temps, il s'agit d'identifier les différents blocs. Le bloc $G_a(p)$ représente la fonction de transfert de l'amplificateur différentiel.

Q45- En partant sur le modèle d'un premier ordre de constante de temps T_c et d'amplification statique A_v , donner l'expression de $G_a(p)$.

Q46- Donner l'expression de $G_{GS}(p)$.

Q47- Donner l'expression de $G_{MOS}(p)$.

Q48- Donner l'expression de $Z_0(p)$.

On prend les hypothèses suivantes

$$R_1 + R_2 \gg R_{DS}, \quad C_T \gg C \quad \text{et} \quad R_{DS} > R_{ESR}$$

Q49- En tenant compte de ces hypothèses, montrer que $Z_0(p)$ est équivalente à :

$$Z_0 = R_{DS} \frac{1 + pC_T R_{ESR}}{(1 + pC_T (R_{ESR} + R_{DS})) \left(1 + pC \frac{R_{DS} R_{ESR}}{R_{DS} + R_{ESR}} \right)}$$

Q50- Donner l'expression de $G_m(p)$. Sachant que $V_{REF} = 1,2V$, donner la valeur numérique de G_m .

Q51- Donner alors l'expression de $H_o(p) = \frac{V_m}{V_{diff}}$ la fonction de transfert en boucle ouverte.

Nous nous intéressons à l'influence de la résistance R_{esr} sur la stabilité. Elle pourra, le cas échéant, être composée de la partie résistive du condensateur en série avec une résistance externe.

Q52- Sur le document réponse 2, tracer les diagrammes asymptotiques et réels de la fonction en boucle ouverte avec les valeurs suivantes et pour chaque valeur de R_{ESR} .

$R_{DS} = 65\Omega$: résistance en série dans la modélisation du MOSFET,

$g_m = -0,23 \text{ S}$: transconductance du MOSFET canal P,

$R_{ESR} = 10m\Omega, 2\Omega \text{ ou } 20\Omega$: résistance équivalente série du condensateur C_T ,

$C_T = 10\mu\text{F}$: condensateur,

$C = 470n\text{F}$: condensateur,

$C_{GS} = 200p\text{F}$: condensateur Grille – Source du MOSFET canal P,

$R_a = 300\text{k}\Omega$: résistance de sortie de l'amplificateur différentiel,
 $A_V = -56$: amplification statique de l'amplificateur différentiel,
 $F_C = 160\text{kHz}$: fréquence de coupure de l'amplificateur différentiel,

Des mesures fréquentielles ont été réalisées pour différentes valeurs de résistances R_{ESR} .

Q53- A partir des courbes mesurées données ci-dessous, déterminer la valeur de R_{ESR} assurant la meilleure marge de phase.

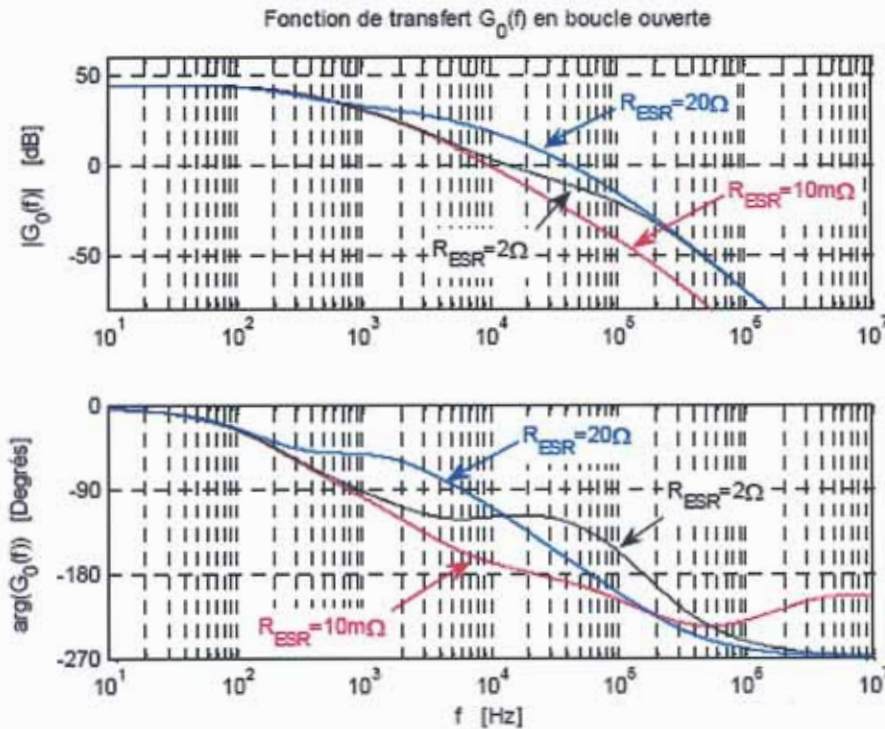


Figure 14 : Diagrammes de Bode de la boucle ouverte mesurés avec différentes résistances

Q54- Pour des raisons économiques, on veut utiliser une capacité céramique pour C_T . Est ce judicieux ? Argumenter.

C- Fonction DRL : Etude du hacheur SEPIC et de sa charge

La batterie ou l'alternateur fournit une alimentation comprise entre 9 et 18V en fonction de l'état de charge.

La fonction DRL, Daytime Running Light, est assurée par des diodes LED blanches en série de type Nichia P Rigel White. La documentation de ces diodes électroluminescentes est donnée en annexe 3.

Les normes automobile réglementent l'intensité lumineuse délivrée par les projecteurs DRL. Leur intensité doit être comprise entre 400 et 1200 candela. De plus, afin d'obtenir une bonne prestation d'éclairage, les équipementiers essaient de maintenir cette intensité lumineuse constante quel que soit l'état de la batterie et pour des températures s'étalant de -40°C à 85°C .

Pour assurer ces contraintes, un convertisseur est positionné en aval de la batterie et assure l'alimentation des LED.

Etude des diodes :

Dans un premier temps, nous nous intéressons aux diodes et à leur technologie afin de quantifier les tensions à assurer en fonction des conditions d'utilisation. Nous nous appuyons sur la documentation fournie en annexe 3.

Q55- Donner les valeurs typique et maximale de la tension directe notée V_F aux conditions normales d'utilisation (25°C , 350mA) pour une diode de type Nichia P Rigel White.

Chaque projecteur DRL est constitué de 4 LED en série, traversée par un courant de 350mA. La gamme de température que doit tenir le calculateur pour respecter les normes automobiles s'étend de -40°C à 85°C .

Q56- Donner la plage de variation de la tension directe V_F d'une diode LED, de même pour la tension directe V_{string} pour le jeu de 4 diodes.

Cette plage de tension sera utile pour choisir le convertisseur placé en amont du jeu de diodes. Néanmoins, il est nécessaire de calculer la température maximale de jonction de la diode et de s'assurer qu'elle convient au fonctionnement prolongé du projecteur DRL. Cette température de jonction dépend des propriétés et du type de substrat utilisé. Dans notre application, nous considérons des circuits de type FR4 composé de fibres de verres tressées mélangées à de la résine époxy.

Q57- Pour des circuits type FR4, quelle est la valeur de la résistance thermique R_{ja} ?

Q58- A la température ambiante maximale d'utilisation, quelle serait la température de jonction $T_{j\text{max}}$ d'une diode ?

Cette technologie de diode LED convient-elle pour cette application ?

La plage de variation de la température extérieure est une contrainte importante de l'électronique appliquée à l'automobile : une variation de la température va entraîner une modification du flux lumineux, ce qui est à éviter pour répondre au cahier des charges.

Q59- Quand la température ambiante augmente de 0 à 85°C , comment varie la tension V_{string} aux bornes de 4 LED et quelles sont les valeurs extrêmes ?

Q60- Quand la température ambiante augmente de 0 à 85°C , comment varie le courant i_{string} qui traverse les 4 LED ?

Q61- Quand la température ambiante augmente de 0 à 85°C , comment varie le flux lumineux ?

Q62- Quand la température ambiante augmente de 0 à 85°C, quelle solution peut être envisagée pour garder un flux lumineux constant ?

Le convertisseur DC-DC :

On s'intéresse au convertisseur placé en amont du projecteur.

En fonction de l'état de charge de la batterie, la tension en entrée du convertisseur DC-DC varie. Aux bornes du projecteur DRL et en fonction de la température la tension nécessaire varie dans une plage différente.

Q63 : Est il possible d'utiliser un hacheur de type série, BOOST ou BUCK ? Justifier les réponses.

Dans la suite, on utilise un convertisseur DC-DC de topologie SEPIC dont le schéma est donné ci-dessous :

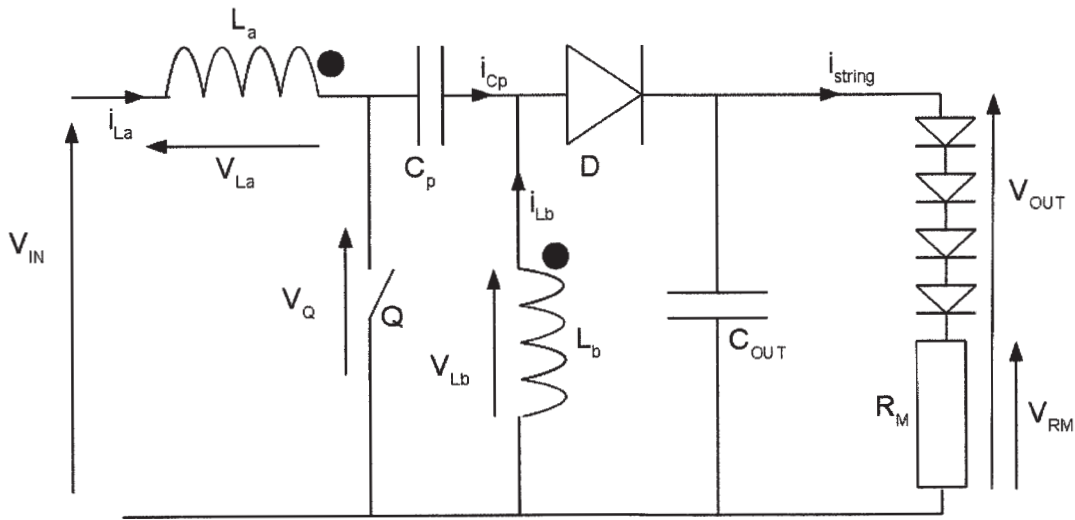


Figure 15 : Schéma du SEPIC

Les inductances L_a et L_b sont de même valeur et couplées, comme indiqué sur la figure 15.

La résistance R_M permet de connaître le courant i_{string} et de l'asservir en jouant sur α le rapport cyclique de commande de l'interrupteur Q.

L'objectif de cette partie est de trouver la relation entre α et i_{string} , et de dimensionner les différents éléments du schéma.

La fréquence de découpage est fixée à $F_{switch} = 350$ kHz. Elle correspond à une bande de fréquence RF sans limitation de puissance dans l'automobile.

Sur chaque période T_{switch} :

entre 0 et αT_{switch} , l'interrupteur Q est fermé et la diode D est bloquée,

entre αT_{switch} et T_{switch} , l'interrupteur Q est ouvert et la diode D est passante.

Dans un premier temps, et pour les régimes de conduction continue en courant et en tension (respectivement pas d'annulation de flux dans l'inductance couplée et V_{Cp} jamais nulle), il convient de déterminer la relation entre la tension d'entrée V_{IN} et la tension de sortie V_{OUT} , et d'en déduire la plage de variation du rapport cyclique α .

Q64- Sur le document réponse 3, tracer les formes d'onde de V_Q , V_{Lb} , V_{La} en fonction du temps, dans le cas où le rapport cyclique α vaut 0,3 puis dans le cas où le rapport cyclique α vaut 0,7.

Q65- Donner l'expression de la valeur moyenne de V_{La} en fonction de V_{IN} , V_{OUT} et α .

En déduire la relation entre V_{IN} , V_{OUT} et α .

Q66- Préciser pour quelles valeurs de α , le SEPIC fonctionne en abaisseur et pour quelles valeurs de α , il fonctionne en élévateur.

Nous nous intéressons au choix de la résistance R_M .

La charge du SEPIC est constituée de 4 LED en série avec une résistance R_M . La tension aux bornes de cette charge est V_{OUT} et le courant qui la traverse est $i_{string}=350mA$. La résistance R_M permet de mesurer le courant i_{string} nécessaire au contrôle du rapport cyclique α . Cet élément R_M est une résistance de précision de type CMS, elle est choisie dans la série E96 (à +/-1%), dont la table est donnée en annexe 2.

Afin de minimiser les coûts, facteur clef de l'automobile, le package de la résistance CMS est limité au format 0603, soit 1,6mm de longueur par 0,8mm de largeur et dissipant une puissance typique de 1/16 de Watt.

La tension V_{RM} à ses bornes doit être supérieure à 150mV pour limiter les problèmes liés au bruit.

Q67- Donner les valeurs possibles pour R_M .

Dans la pratique, on choisit une résistance de $R_M=432m\Omega$.

Relation entre i_{string} et α :

Q68- Donner la relation entre i_{string} , V_{IN} , α , V_F et R_M . Donner la plage de variation de α , pour une température de 25°C. On prendra la valeur typique V_{FTYP} de V_F .

Choix des inductances couplées L_a et L_b :

Le choix des inductances couplées doit tenir compte de plusieurs critères. Un choix d'inductances trop petites entraînerait une ondulation résiduelle importante. Ceci engendre des perturbations CEM ainsi que l'élévation en température des composants. Pour des soucis de stabilité du système, d'encombrements, de coût, de fiabilité, il convient de ne pas sur-dimensionner ces éléments. Nous étudierons l'ondulation de courant dans les inductances et nous en déduirons leur valeur minimale.

Q69- Sur le document réponse 4, tracer le courant i_{La} dans l'inductance L_a en fonction du temps pour une valeur du rapport cyclique α appartenant à la plage de variation déterminée à la question précédente.

On notera i_{amin} , i_{amax} les valeurs extrêmes.

Q70- Donner la valeur de l'ondulation de courant $\Delta i = i_{amax} - i_{amin}$ en fonction de α , V_{IN} , L_a , et T_{switch} .

Dans la pratique, pour répondre aux différentes contraintes citées précédemment, l'ondulation de courant est fixée à 30% de la valeur moyenne.

On vise un rendement de 75% pour le convertisseur.

Q71- Donner l'expression et la valeur numérique de la puissance P_{out} consommée par la charge. On choisira la valeur typique de V_F .

Q72- Donner la valeur numérique de la puissance P_{in} .

Q73- Donner la plage de variation du courant moyen $i_{lamoyen}$.

Q74- Donner la valeur minimale de L_a .

Dans la pratique, les inductances sont choisies à $47\mu\text{H}$.

Choix de l'interrupteur Q :

L'interrupteur Q est un transistor de puissance de technologie MOSFET.

Le choix de transistor est principalement lié aux tensions et courants qui lui sont imposés. Les pertes en conduction et en commutation ont pour effet principal d'échauffer le composant. Il peut être alors utile de lui adjoindre un radiateur.

Q75- Donner la valeur maximale de la tension V_Q aux bornes de l'interrupteur. ($V_F = V_{Ftyp}$)

Q76- Donner la relation entre les courants i_Q dans l'interrupteur Q, i_{La} et i_{Lb} quand la diode D est bloquée.

Q77- Donner la valeur numérique du courant moyen maximal, l'ondulation correspondante et les valeurs extrêmes de i_{La} .

Q78- Donner la valeur moyenne de i_{cp} . En déduire la valeur moyenne de i_{Lb} , ainsi que la valeur de son ondulation et de ses valeurs extrêmes.

Q79- Tracer l'allure du courant I_Q dans l'interrupteur Q en fonction du temps et préciser ses valeurs extrêmes I_{Qmin} et I_{Qmax} .

L'objectif des questions Q80 et Q83 est d'évaluer l'ordre de grandeur de la puissance dissipée par l'interrupteur Q. Elle se décompose en pertes en conduction (quand l'interrupteur est passant) et en pertes en commutation (quand l'interrupteur change d'état).

Pour les pertes en conduction, on considère le courant constant, majorant le cas réel pendant l'état passant, et de valeur $I_{Qmaj} = 1,5\text{A}$. On obtiendra ainsi une puissance en conduction dans le pire des cas.

Dans notre produit, le transistor utilisé est un FDD24AN06LA0 dont la documentation est donnée en annexe 4.

Pertes en conduction de Q :

Q80- Donner la valeur de $R_{DS(on)}$, résistance équivalente du transistor en mode passant dans le pire des cas d'utilisation de l'interrupteur Q FDD24AN06LA0.

Q81- Donner la valeur littérale des pertes en conduction P_{cond} en fonction de $R_{DS(on)}$, I_{Qmaj} et α et calculer la valeur numérique.

Pertes en commutation de Q :

Le transistor a un temps de montée T_{rise} pour passer de l'état passant à l'état bloqué et un temps de descente T_{fall} pour passer de l'état bloqué à l'état passant.

Q82- Donner les valeurs de T_{rise} et T_{fall} . Expliquer d'où vient la différence notable entre T_{rise} et T_{fall}

On considère le courant continu et de valeur $I_{Qmaj} = 1,5\text{A}$ pendant le blocage et le déblocage du transistor.

Q83- Donner les valeurs des pertes en commutation en fonction de V_Q , T_{fall} , T_{rise} , T_{switch} et I_{Qmaj} et la valeur numérique dans le pire des cas.

Pertes dissipées dans l'interrupteur Q :

Q84- Dans le cas où le composant est soudé sur une surface de cuivre de 1 inch², donner la température maximale de jonction du transistor Q.

Q85- Le transistor choisi nécessite-t-il l'utilisation d'un radiateur de dissipation ?

Q86- Que pensez-vous du choix du transistor FDD24AN06LA0 ?

D- Organe de vision pour éclairage adaptatif

La carte principale communique avec l'organe de vision via le bus CAN. Cet organe, situé au niveau du rétroviseur comprend une caméra et un circuit de traitement de l'image. La camera scrute la route et détecte les véhicules dans les deux sens de circulation. La détection s'accompagne du calcul de la distance de ces derniers et permet ainsi au calculateur principal d'adapter la portée du faisceau pour toujours avoir un éclairage maximum sans jamais éblouir les autres conducteurs.

Le système est constitué des traitements suivants :

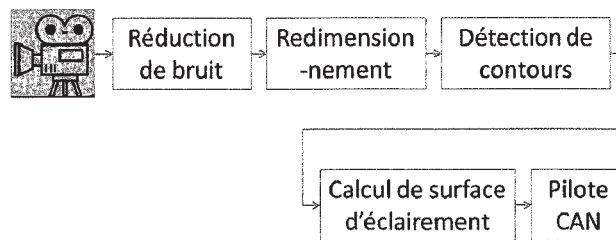


Figure 16 : Schéma de principe de l'organe de vision

Réduction de bruit :

L'image $N \times N$ (ou $N=256$) venant du capteur est bruitée (bruit électronique, pixel défectueux). Cette image bruitée peut être considérée comme le somme d'une image parfaite s et d'un bruit pur v :

$$g(n_1, n_2) = s(n_1, n_2) + v(n_1, n_2).$$

Le bruit est dû aux défauts du capteur, on peut donc considérer qu'il est constant d'une image à l'autre. Il est possible de débruiter l'image acquise $g(n_1, n_2)$ avec un filtre RIF 2D. On obtient ainsi une estimation de l'image non-bruitée. Une équation matricielle peut être établie, en considérant g vectorisé dans l'ordre lexicographique :

$$\hat{s} = Hg$$

où \hat{s} et g sont des vecteurs de dimension N^2 et H une matrice $N^2 \times N^2$.

L'objectif est de minimiser l'erreur d'estimation $e = s - \hat{s}$ au sens des moindres carrés.

On notera Γ_{xy} la matrice d'intercorrélations de x et y et γ_x le vecteur d'intercorrélations de x et y .

Q87- En notant l'espérance mathématique E , donner l'équation établissant le principe d'orthogonalité.

Q88- En déduire l'équation de H en fonction des corrélations de s et g .

Q89- Commenter la réalisation pratique de cette méthode de débruitage.

Redimensionnement :

Le signal capté par la caméra à une résolution bien supérieure aux besoins de l'algorithme du phare adaptatif. Il est donc nécessaire de réduire la taille de l'image par 4 (par 2 dans chaque direction).

Lors de la première phase d'essais nous avons observé des artéfacts :

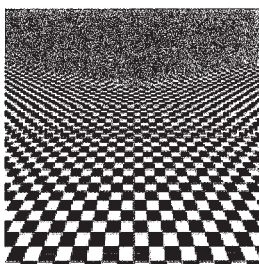


Image à la sortie du capteur

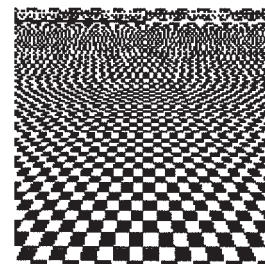


Image après le redimensionnement.

Figure 17 : Mises en évidence des artéfacts

Q 90- A quoi sont dus ces artéfacts ?

Q 91- Que faut-il faire pour les faire disparaître ?

Détection de sources lumineuses

L'algorithme le plus simple de détection de source est basé sur une classification par seuil. Le signal venant du module de redimensionnement est en RVB (Rouge Vert Bleu). Afin de déterminer les zones, il est possible d'utiliser la luminance relative Y :

$$Y = 0.3 R + 0.59 V + 0.11 B$$

La mire de barres à 100% de luminance relative est donnée en annexe 5.

Q92- Proposer un seuil de détection de lumière des phares sur la luminance relative Y.

Dans la pratique, les composantes RVB sont numérisées et corrigées, leur conférant un caractère non linéaire. Ceci peut entraîner de fausses détections. Nous souhaitons éliminer les fausses détections des lumières des feux tricolores et de l'éclairage public (orange).

Q93- Proposer une solution pour éliminer ces fausses détections.

NE RIEN ÉCRIRE DANS CE CADRE

MINISTÈRE DE L'ÉDUCATION NATIONALE

Académie : _____ Session : _____

Concours : _____

Spécialité/option : _____ Repère de l'épreuve : _____

Intitulé de l'épreuve : _____

NOM : _____

(en majuscules, suivi s'il y a lieu, du nom d'épouse)

Prénoms : _____ N° du candidat

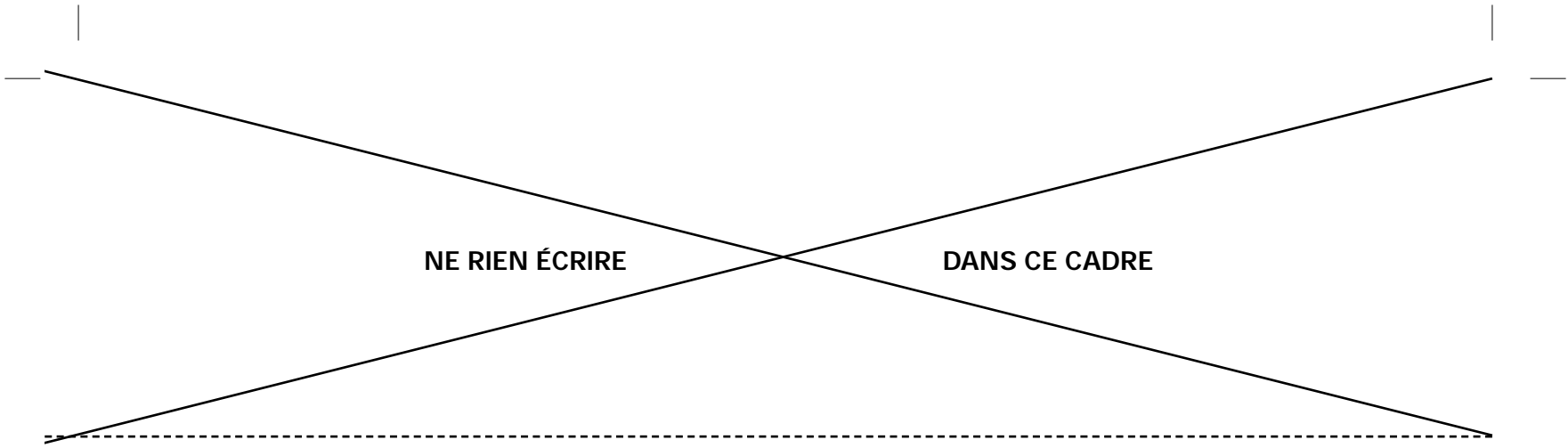
(le numéro est celui qui figure sur la convocation ou la liste d'appel)

EAE GEE 2

Documents réponse

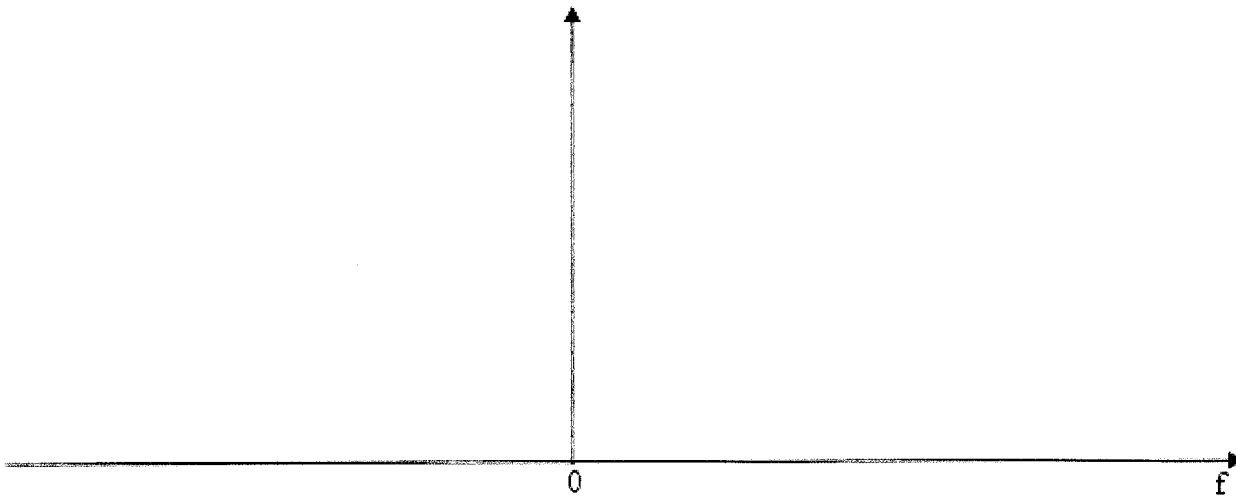
NE PAS DÉGRAFER CETTE LIASSE



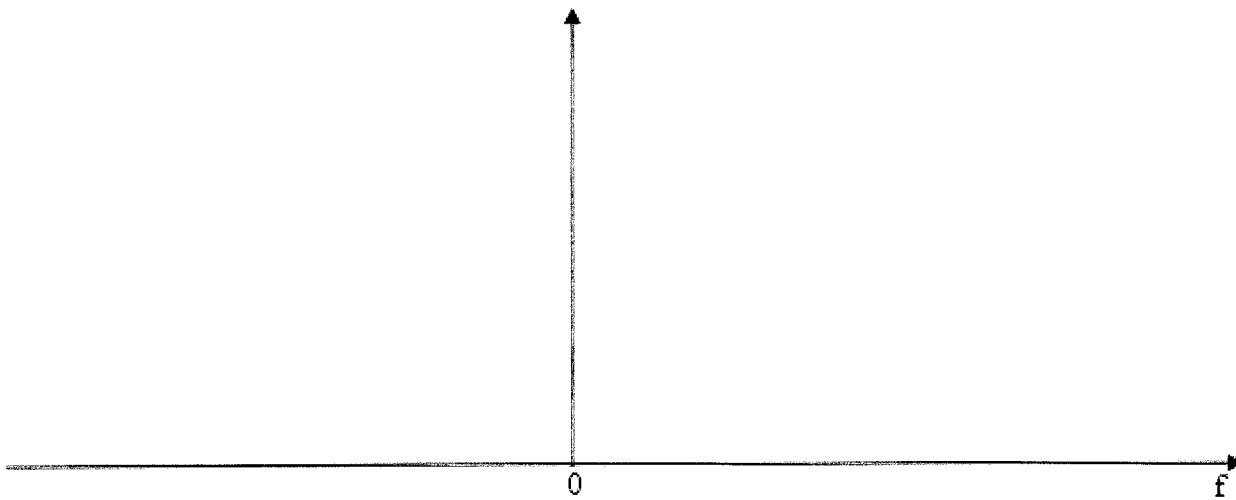


Document réponse 1

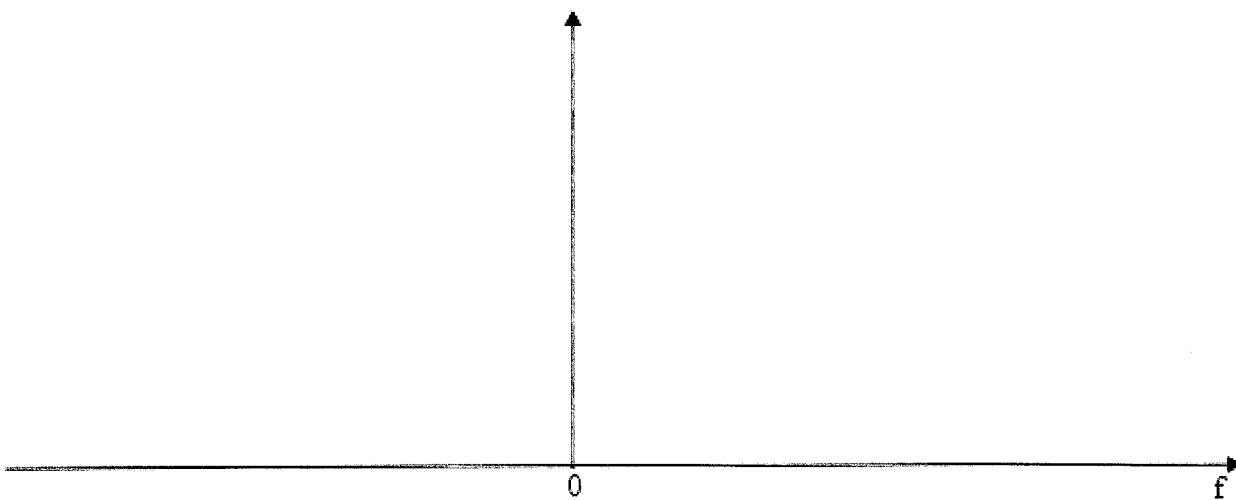
Allure du module de $R_{\text{rect1}}(f)$:

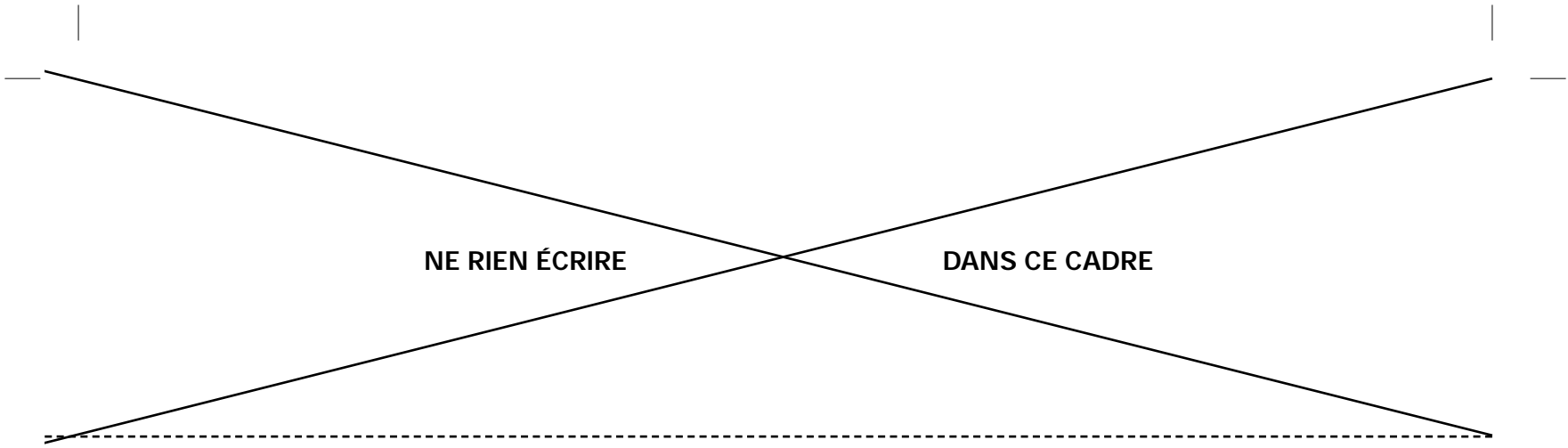


Allure du module de $R_{\text{rect2}}(f)$:

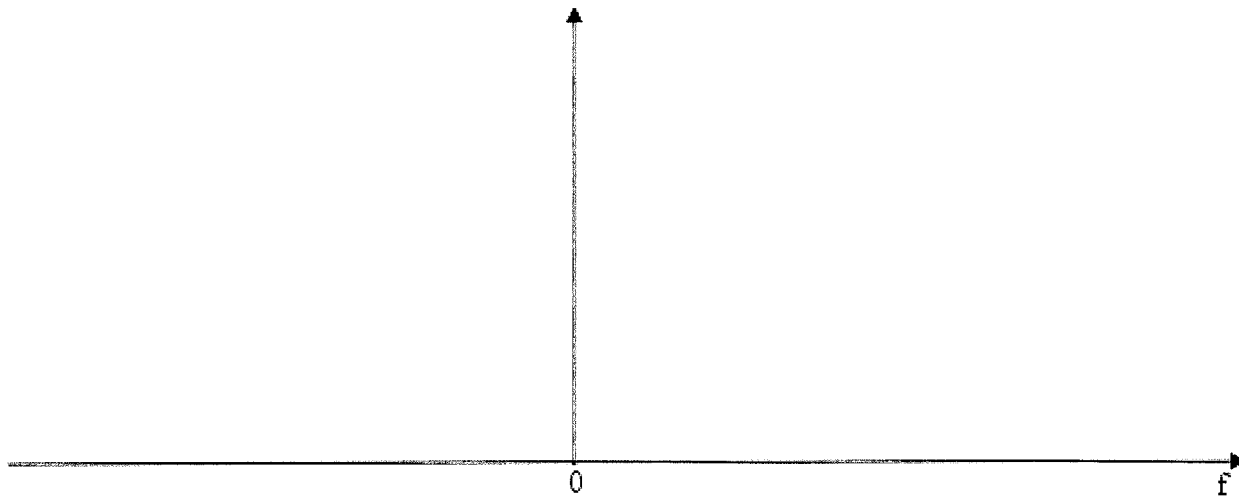


Allure du module de $T_{\text{rap}}(f)$:

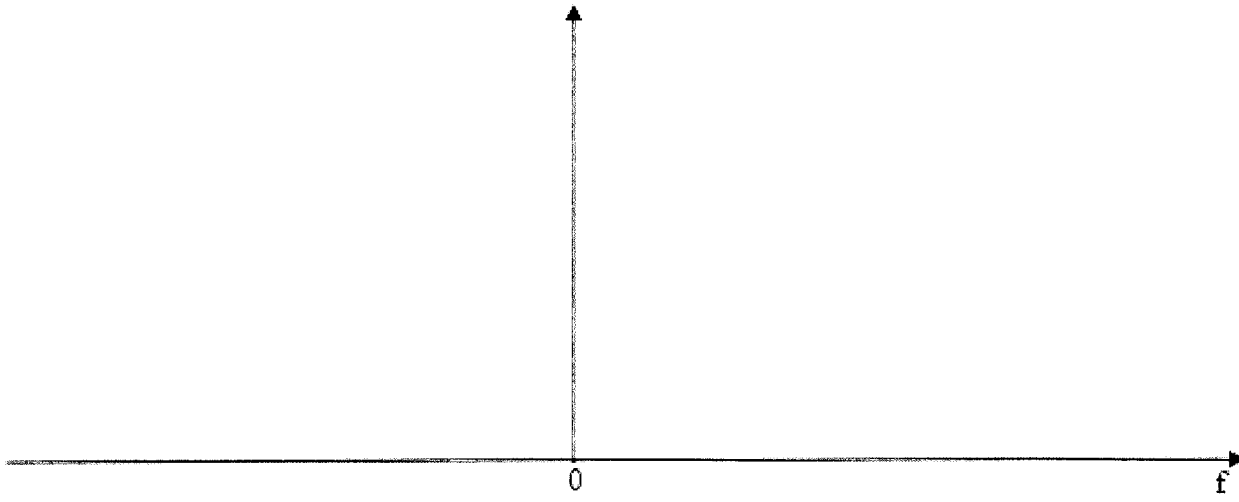




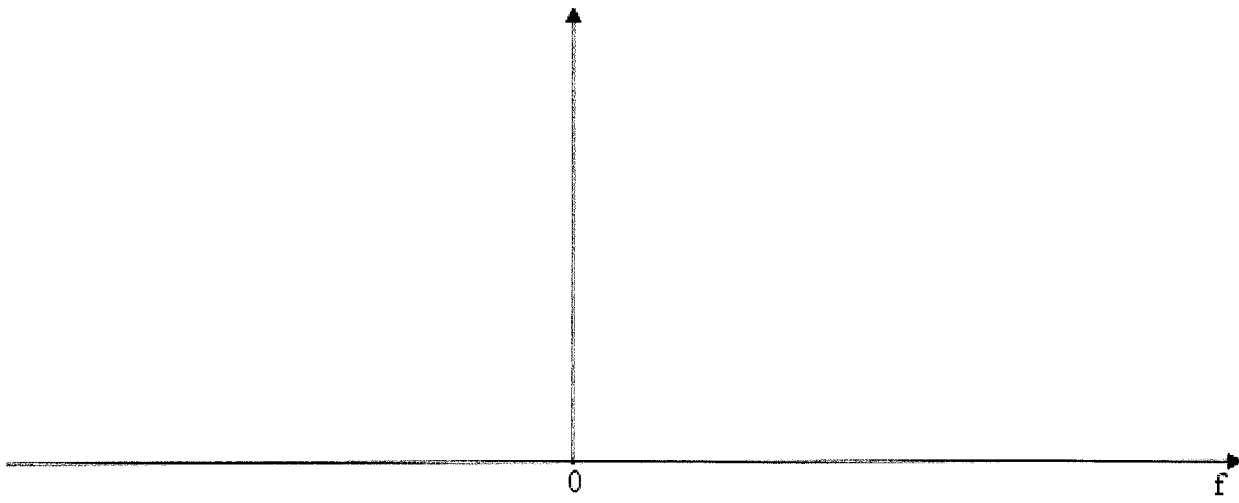
Allure du module de $A_{it}(f)$:

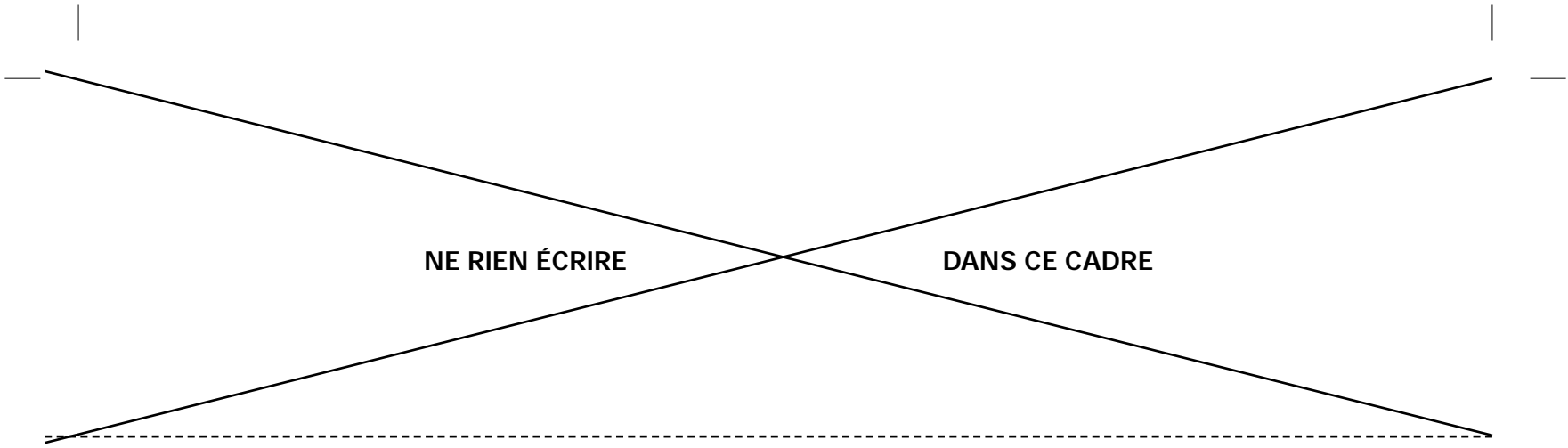


Allure du module de $S_{ync}(f)$:

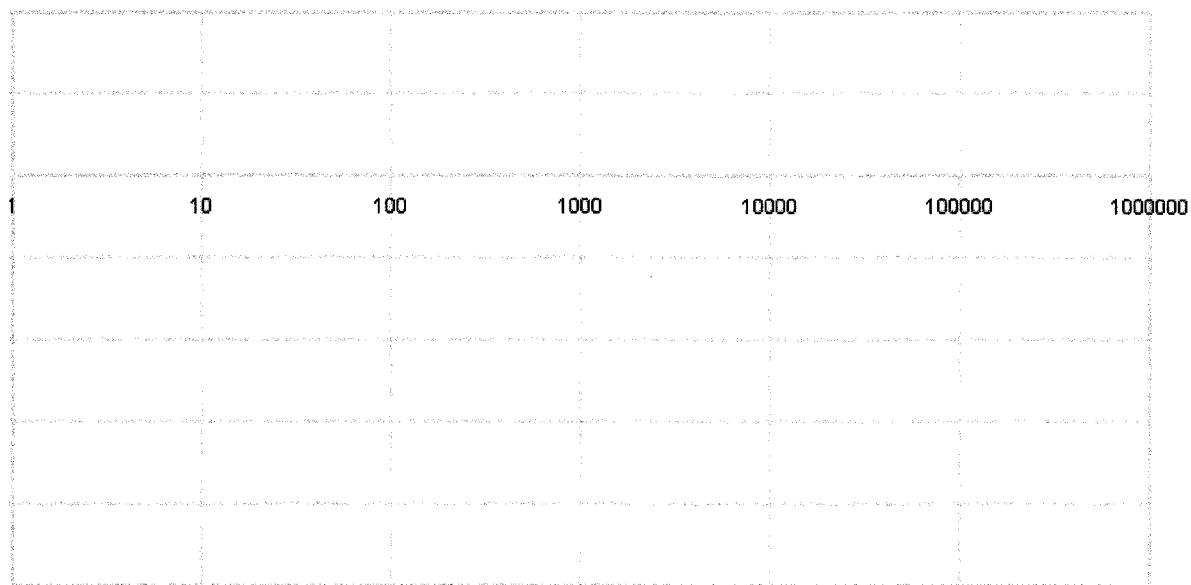


Allure du module de $A_{itcan}(f)$:



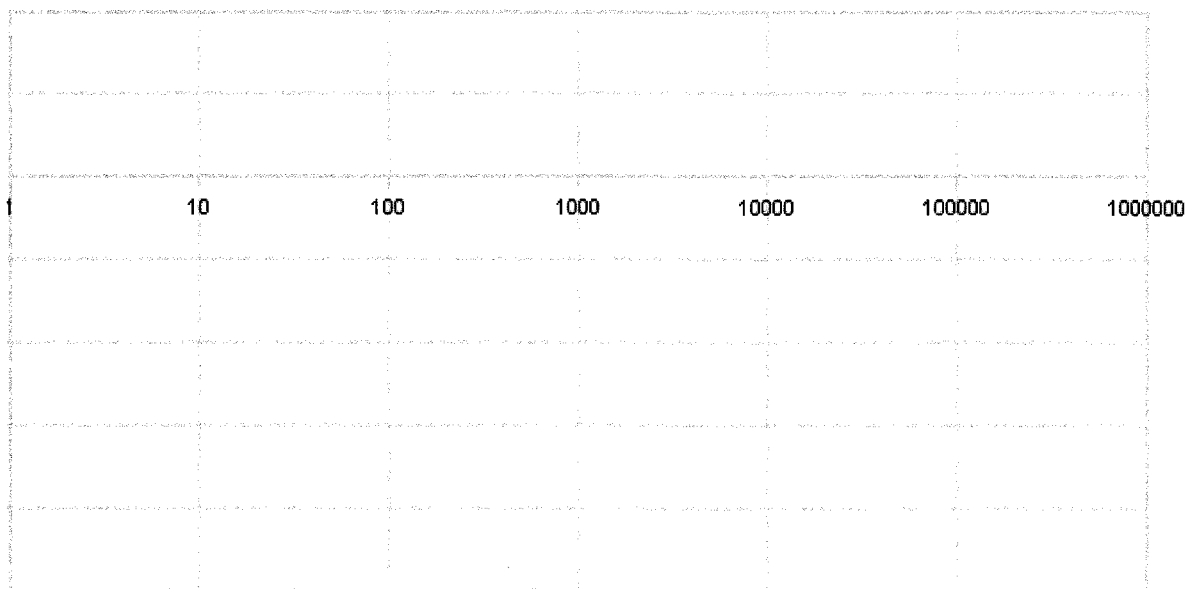


Document réponse 2

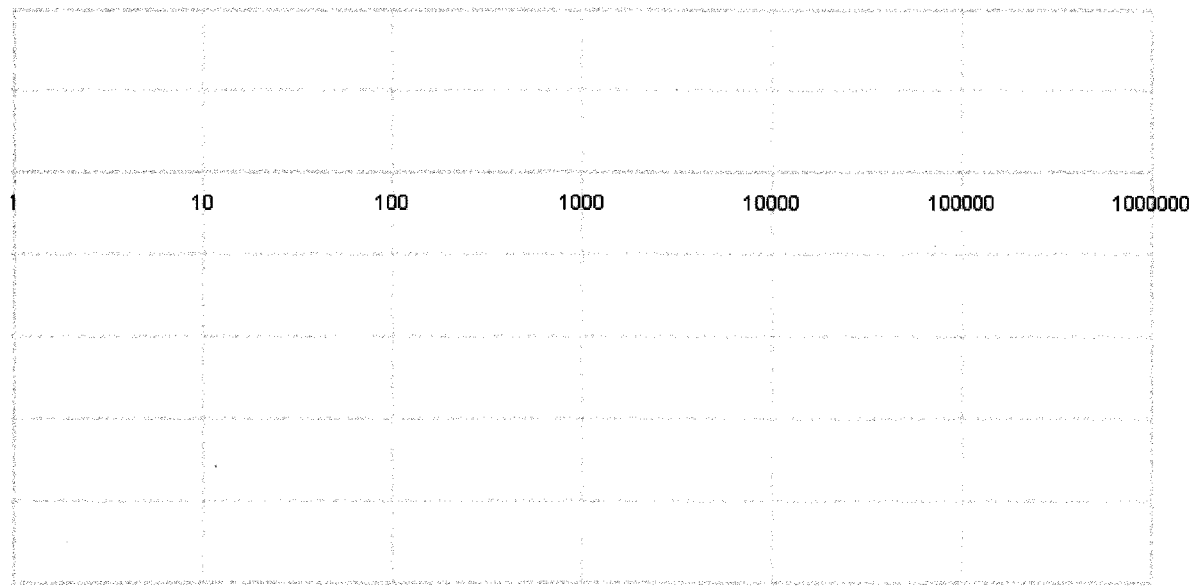


Allure du diagramme de Bode en gain (asymptotique et réel) pour $R_{ESR}=10m\Omega$:

Allure du diagramme de Bode en phase (asymptotique et réel) pour $R_{ESR}=10m\Omega$:

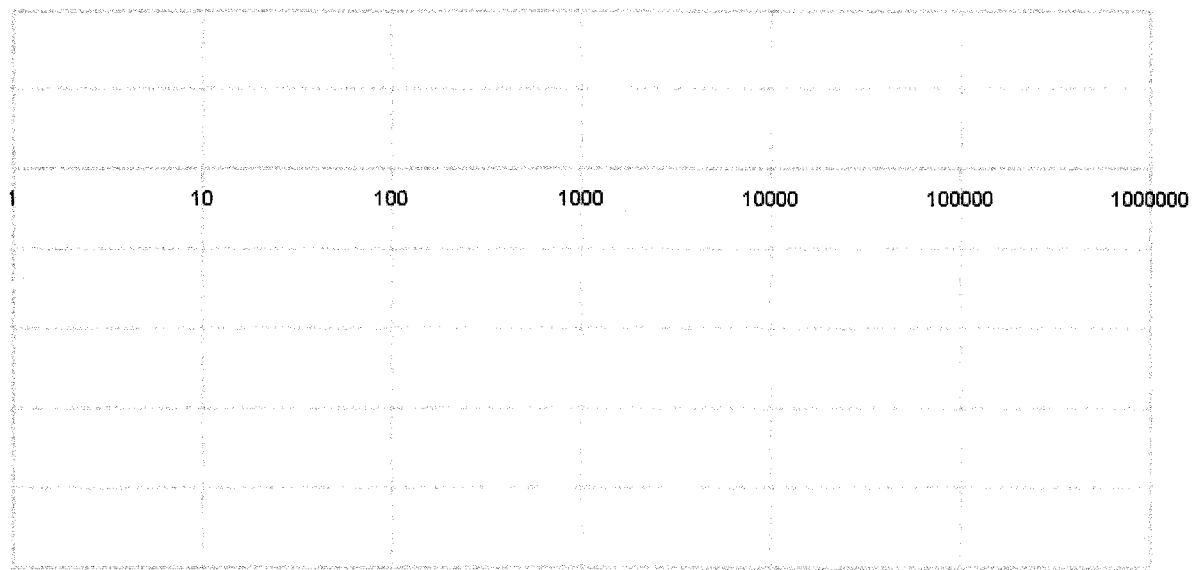


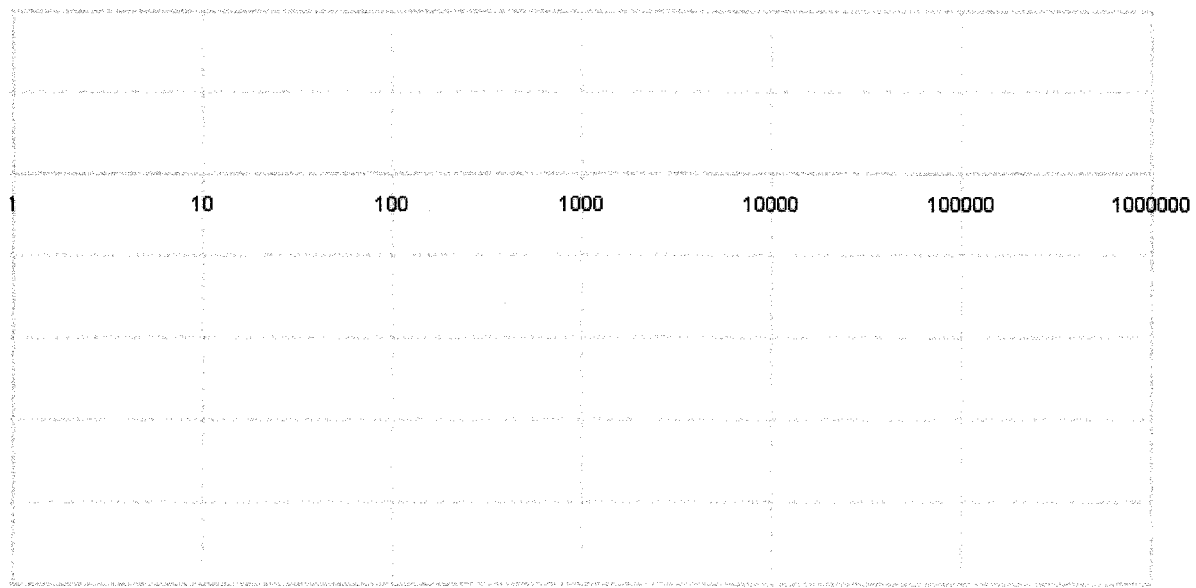
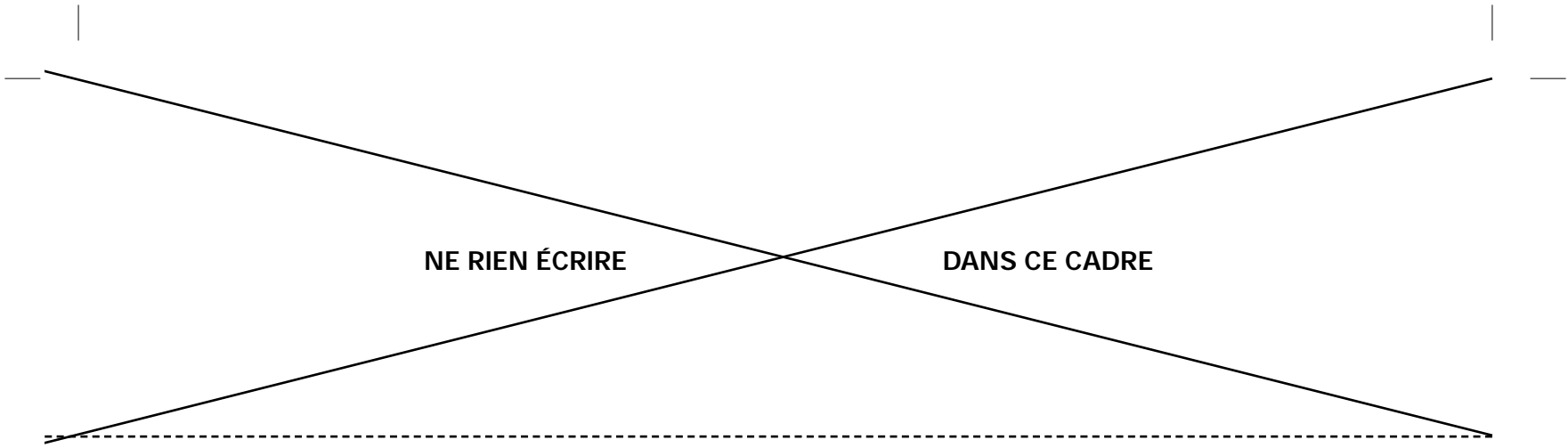
~~NE RIEN ÉCRIRE DANS CE CADRE~~



Allure du diagramme de Bode en gain (asymptotique et réel) pour $R_{ESR}=2\Omega$:

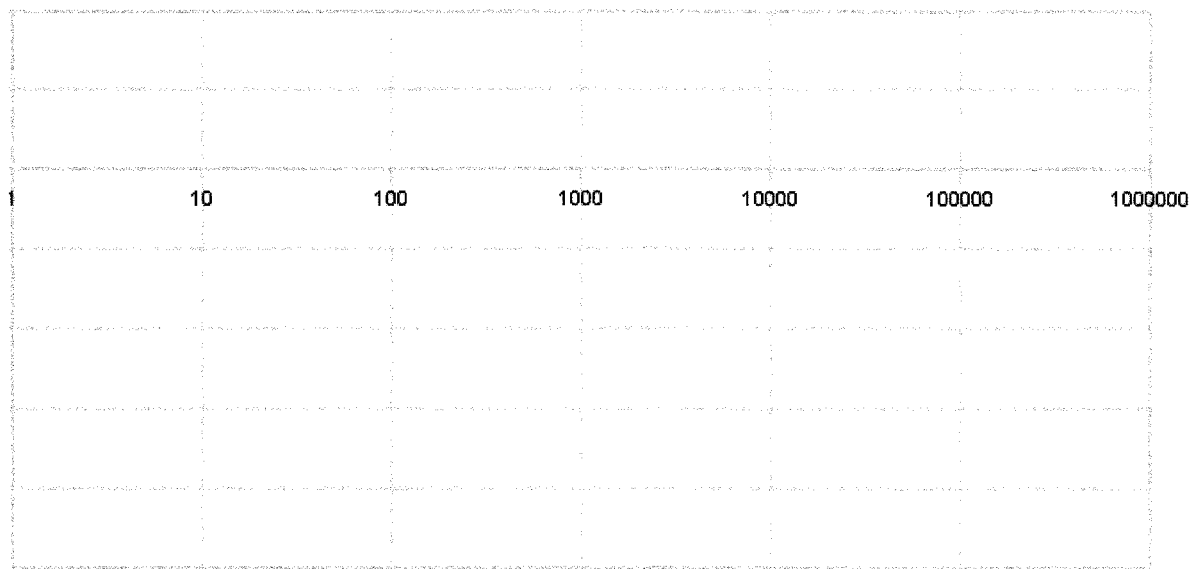
Allure du diagramme de Bode en phase (asymptotique et réel) pour $R_{ESR}=2\Omega$:

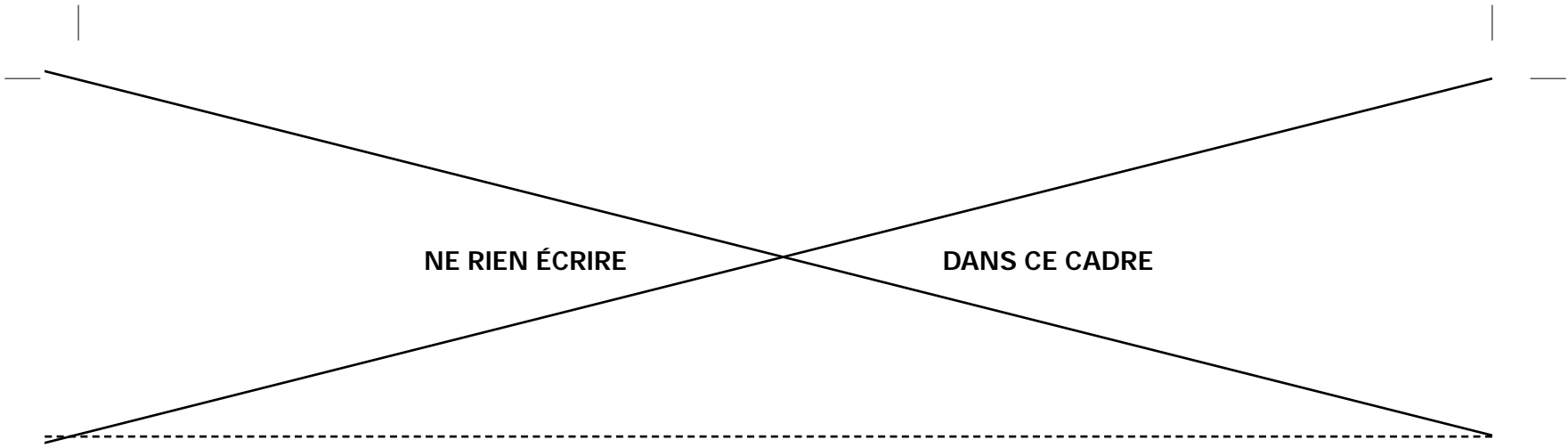




Allure du diagramme de Bode en gain (asymptotique et réel) pour $R_{ESR}=20\Omega$:

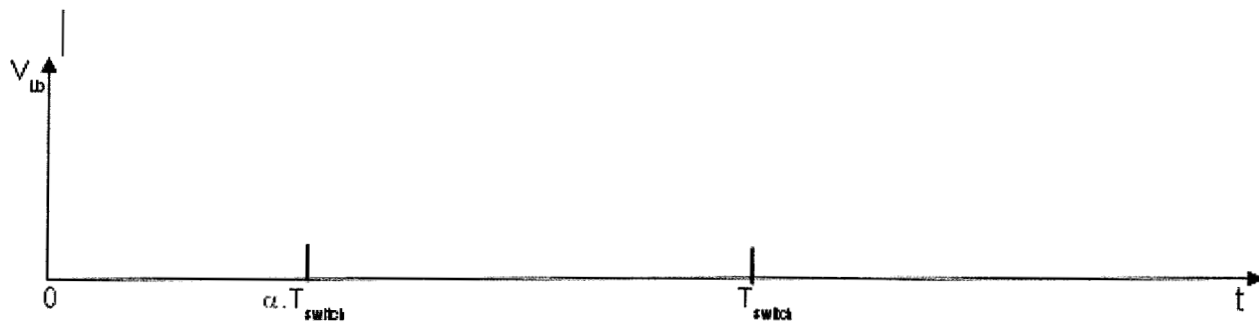
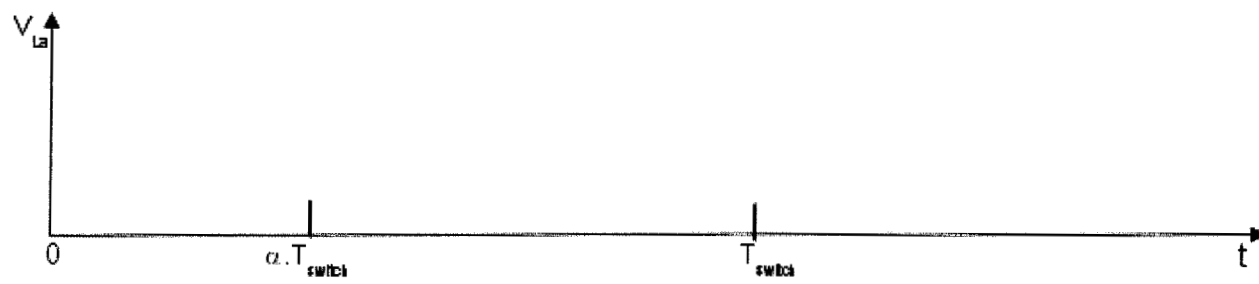
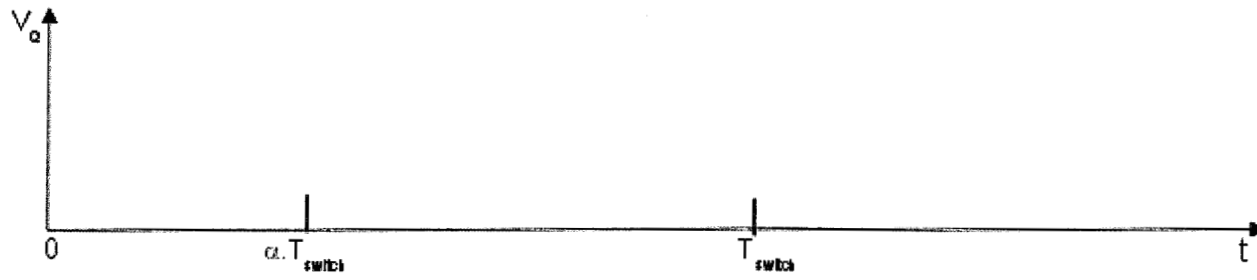
Allure du diagramme de Bode en phase (asymptotique et réel) pour $R_{ESR}=20\Omega$:

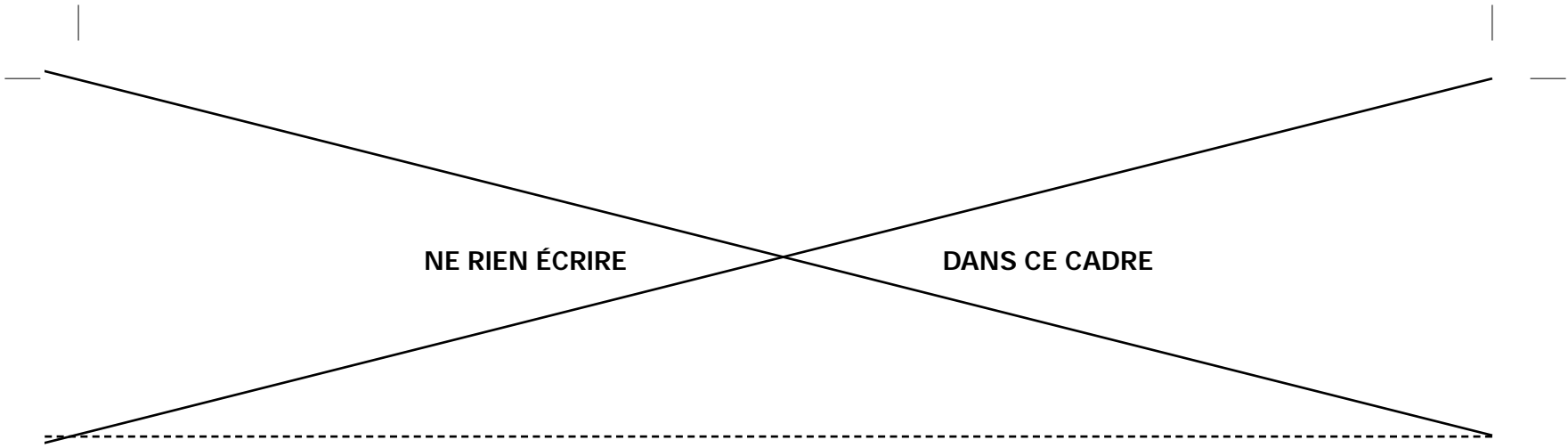




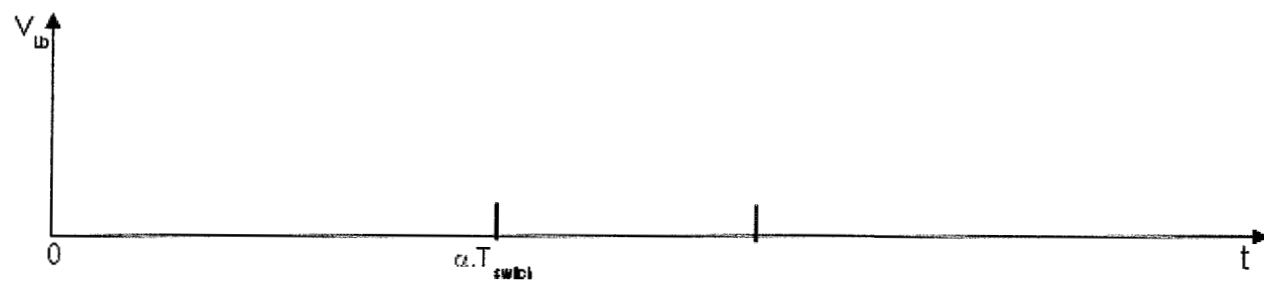
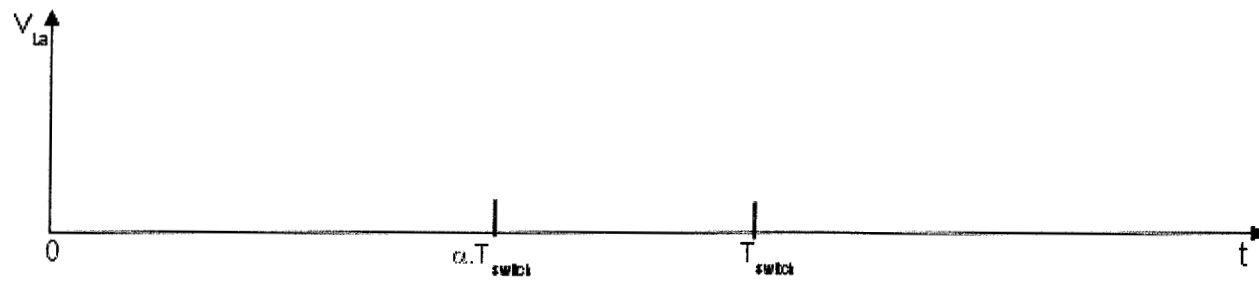
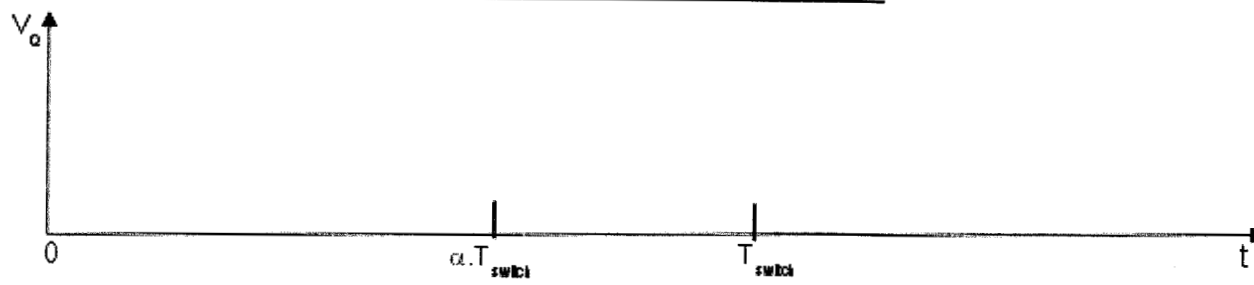
Document réponse 3

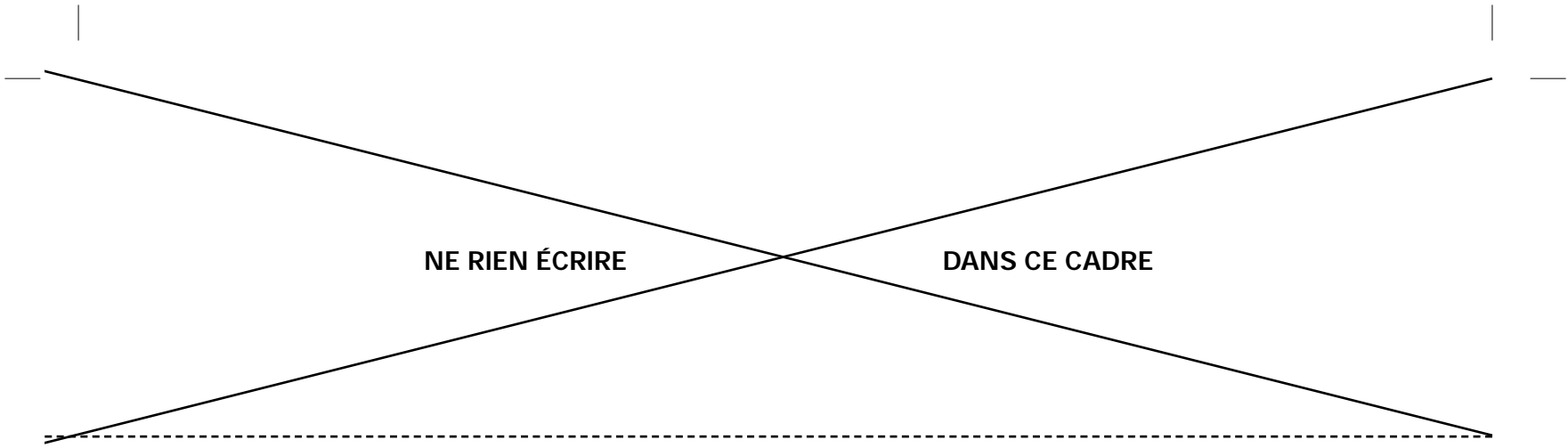
Courbes du SEPIC dans le cas où le rapport cyclique α vaut 0,3 :





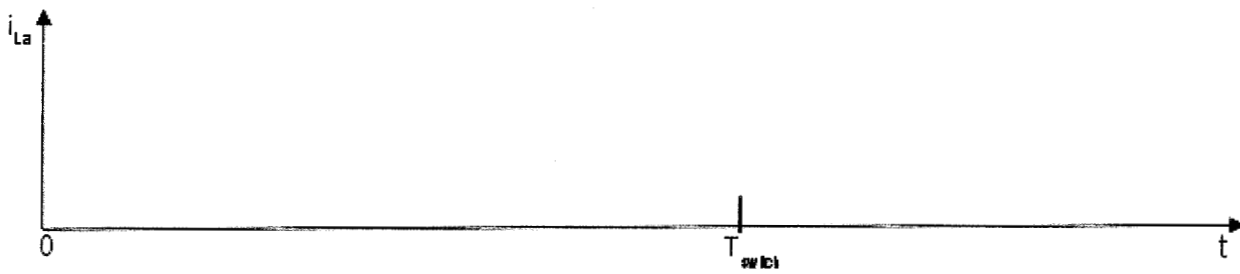
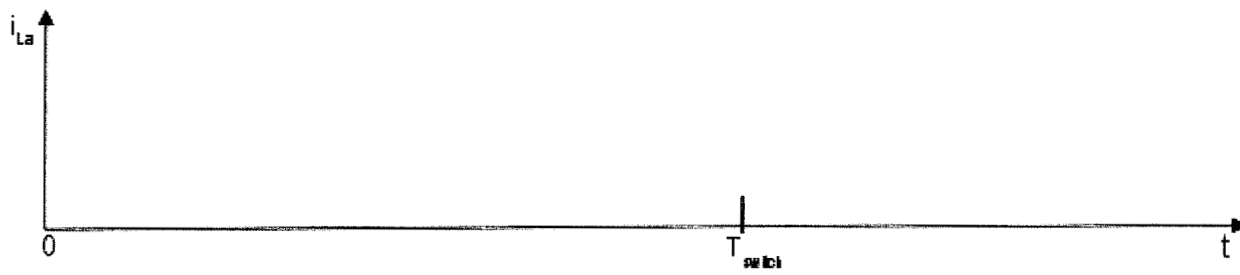
Courbes du SEPIC dans le cas où le rapport cyclique α vaut 0,7 :





Document réponse 4

Courant d'entrée du SEPIC :



Annexe 1



5-V Low Drop Fixed Voltage Regulator

TLE 4275

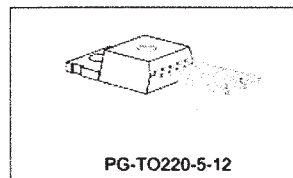
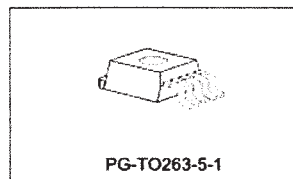
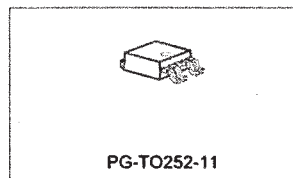
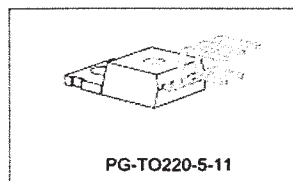


Features

- Output voltage $5\text{ V} \pm 2\%$
- Very low current consumption
- Power-on and undervoltage reset
- Reset low down to $V_{Q} = 1\text{ V}$
- Very low-drop voltage
- Short-circuit-proof
- Reverse polarity proof
- Suitable for use in automotive electronics
- ESD protection $> 4\text{ kV}$
- Green Product (RoHS compliant) version of TLE 4275
- AEC qualified

Functional Description

The TLE 4275 is a monolithic integrated low-drop voltage regulator in a 5-pin TO-package. An input voltage up to 45 V is regulated to $V_{Q, \text{nom}} = 5.0\text{ V}$. The IC is able to drive loads up to 450 mA and is short-circuit proof. At overtemperature the TLE 4275 is turned off by the incorporated temperature protection. A reset signal is generated for an output voltage $V_{Q, \text{rt}}$ of typ. 4.65 V. The delay time can be programmed by the external delay capacitor.



Type	Package
TLE 4275	PG-TO220-5-11 (RoHS compliant)
TLE 4275 D	PG-TO252-5-11 (RoHS compliant)
TLE 4275 G	PG-TO263-5-1 (RoHS compliant)
TLE 4275 S	PG-TO220-5-12 (RoHS compliant)

Annexe 1



5-V Low Drop Fixed Voltage Regulator

TLE 4275

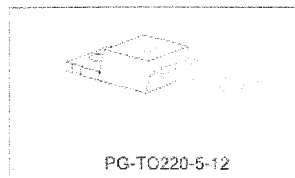
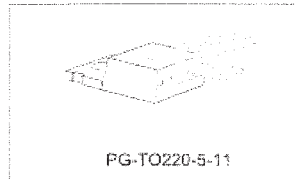


Features

- Output voltage $5\text{ V} \pm 2\%$
- Very low current consumption
- Power-on and undervoltage reset
- Reset low down to $V_{OL} = 1\text{ V}$
- Very low-drop voltage
- Short-circuit-proof
- Reverse polarity proof
- Suitable for use in automotive electronics
- ESD protection $> 4\text{ kV}$
- Green Product (RoHS compliant) version of TLE 4275
- AEC qualified

Functional Description

The TLE 4275 is a monolithic integrated low-drop voltage regulator in a 5-pin TO-package. An input voltage up to 45 V is regulated to $V_{O,nom} = 5.0\text{ V}$. The IC is able to drive loads up to 450 mA and is short-circuit proof. At overtemperature the TLE 4275 is turned off by the incorporated temperature protection. A reset signal is generated for an output voltage $V_{O,r}$ of typ. 4.65 V . The delay time can be programmed by the external delay capacitor.



Type	Package
TLE 4275	PG-TO220-5-11 (RoHS compliant)
TLE 4275 D	PG-TO252-5-11 (RoHS compliant)
TLE 4275 G	PG-TO263-5-1 (RoHS compliant)
TLE 4275 S	PG-TO220-5-12 (RoHS compliant)

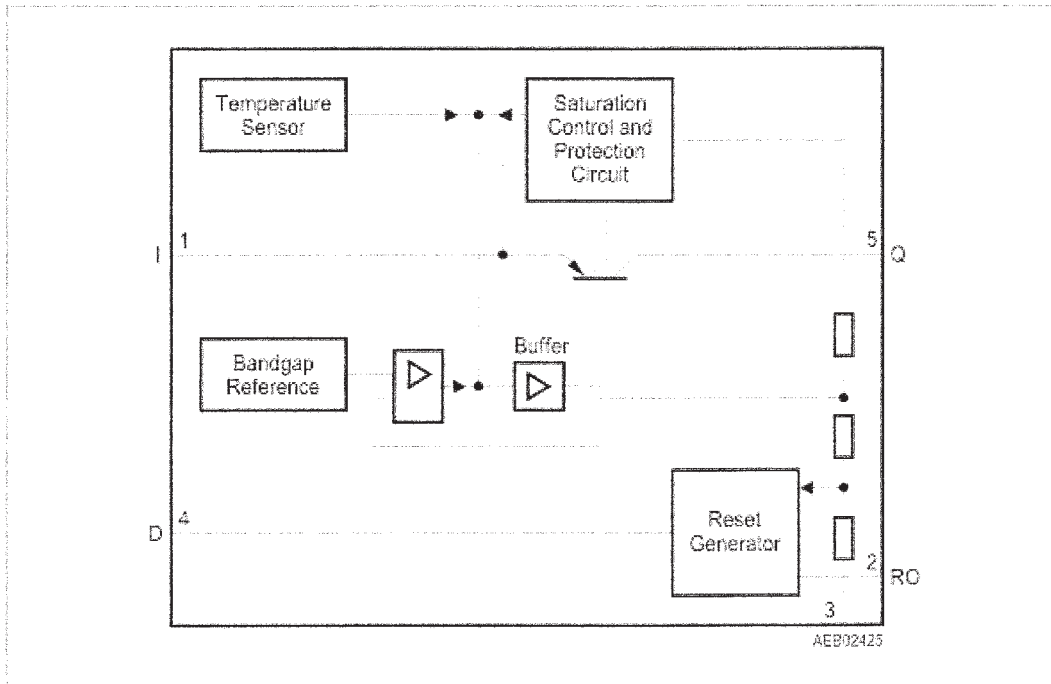


Figure 2 Block Diagram



Table 2 Absolute Maximum Ratings

Parameter	Symbol	Limit Values		Unit	Test Condition
		Min.	Max.		
Input					
Voltage	V_I	-42	45	V	-
Current	I_I	-	-	-	Internally limited
Output					
Voltage	V_O	-1.0	16	V	-
Current	I_O	-	-	-	Internally limited
Reset Output					
Voltage	V_{RO}	-0.3	25	V	-
Current	I_{RO}	-5	5	mA	-
Reset Delay					
Voltage	V_D	-0.3	7	V	-
Current	I_D	-2	2	mA	-
Temperature					
Junction temperature	T_j	-40	150	°C	-
Storage temperature	T_{stg}	-50	150	°C	-

Note: Maximum ratings are absolute ratings; exceeding any one of these values may cause irreversible damage to the integrated circuit.

Table 3 Operating Range

Parameter	Symbol	Limit Values		Unit	Remarks
		Min.	Max.		
Input voltage	V_I	5.5	42	V	-
Junction temperature	T_j	-40	150	°C	-
Thermal Resistance					
Junction case	R_{thjc}	-	4	K/W	-
Junction ambient	R_{thja}	-	53	K/W	TO263 ¹⁾
Junction ambient	R_{thja}	-	78	K/W	TO252 ¹⁾
Junction ambient	R_{thja}	-	65	K/W	TO220

1) Worst case, regarding peak temperature; zero airflow; mounted on a PCB FR4, 80 × 80 × 1.5 mm³, heat sink area 300 mm²



Table 4 Characteristics

$V_I = 13.5 \text{ V}$; $-40 \text{ }^\circ\text{C} < T_J < 150 \text{ }^\circ\text{C}$ (unless otherwise specified)

Parameter	Symbol	Limit Values			Unit	Measuring Condition
		Min.	Typ.	Max.		
Output						
Output voltage	V_O	4.9	5.0	5.1	V	$5 \text{ mA} < I_O < 400 \text{ mA}$ $6 \text{ V} < V_I < 28 \text{ V}$
Output voltage	V_O	4.9	5.0	5.1	V	$5 \text{ mA} < I_O < 200 \text{ mA}$ $6 \text{ V} < V_I < 40 \text{ V}$
Output current limitation ¹⁾	I_O	450	700	-	mA	-
Current consumption; $I_q = I_I - I_O$	I_q	-	150	200	μA	$I_O = 1 \text{ mA}$; $T_J = 25 \text{ }^\circ\text{C}$
Current consumption; $I_q = I_I - I_O$	I_q	-	150	220	μA	$I_O = 1 \text{ mA}$; $T_J \leq 85 \text{ }^\circ\text{C}$
Current consumption; $I_q = I_I - I_O$	I_q	-	5	10	mA	$I_O = 250 \text{ mA}$
Current consumption; $I_q = I_I - I_O$	I_q	-	12	22	mA	$I_O = 400 \text{ mA}$
Drop voltage ¹⁾	V_{dr}	-	250	500	mV	$I_O = 300 \text{ mA}$; $V_{\text{dr}} = V_I - V_O$
Load regulation	ΔV_O	-	15	30	mV	$I_O = 5 \text{ mA to } 400 \text{ mA}$
Line regulation	ΔV_O	-15	5	15	mV	$\Delta V_I = 8 \text{ V to } 32 \text{ V}$ $I_O = 5 \text{ mA}$
Power supply ripple rejection	PSRR	-	60	-	dB	$f_r = 100 \text{ Hz}$; $V_r = 0.5 \text{ Vpp}$
Temperature output voltage drift	dV_O/dT	-	0.5	-	mV/K	-



Table 4 Characteristics (cont'd)

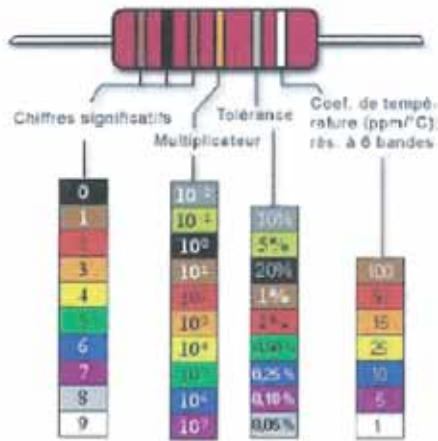
$V_I = 13.5 \text{ V}$; $-40 \text{ }^\circ\text{C} < T_j < 150 \text{ }^\circ\text{C}$ (unless otherwise specified)

Parameter	Symbol	Limit Values			Unit	Measuring Condition
		Min.	Typ.	Max.		
Reset Timing D and Output RO						
Reset switching threshold	$V_{O,RT}$	4.5	4.65	4.8	V	-
Reset output low voltage	V_{ROL}	-	0.2	0.4	V	$R_{ext} \geq 5 \text{ k}\Omega$; $V_O > 1 \text{ V}$
Reset output leakage current	I_{ROH}	-	0	10	μA	$V_{ROH} = 5 \text{ V}$
Reset charging current	$I_{D,C}$	3.0	5.5	9.0	μA	$V_D = 1 \text{ V}$
Upper timing threshold	V_{DU}	1.5	1.8	2.2	V	-
Lower timing threshold	V_{DRL}	0.2	0.4	0.7	V	-
Reset delay time	t_{Td}	10	16	22	ms	$C_D = 47 \text{ nF}$
Reset reaction time	t_{Tr}	-	0.5	2	μs	$C_D = 47 \text{ nF}$

1) Measured when the output voltage V_O has dropped 100 mV from the nominal value obtained at $V_I = 13.5 \text{ V}$.

ANNEXE 2

Tableau des séries de valeurs normalisées E3 à E96



NB: les bandes 3 et 6 ne sont pas toujours présentes

SERIES NORMALISEE E12 - E96

Série E12

100 120 150 180 220 270 330 390 470 560
680 820

Série E24

100 110 120 130 150 160 180 200 220 240
270 300 330 360 390 430 470 510 560 620
680 750 820 910

Série E48

100 105 110 115 121 127 133 140 147 154
162 169 178 187 196 205 215 226 237 249
261 274 287 301 316 332 348 365 383 402
422 442 464 487 511 536 562 590 619 649
681 715 750 787 825 866 909 953

Série E96

100 102 105 107 110 113 115 118 121 124
127 130 133 137 140 143 147 150 154 158
162 165 169 174 178 182 187 191 196 200
205 210 215 221 226 232 237 243 249 255
261 267 274 280 287 294 301 309 316 324
332 340 348 357 365 374 383 392 402 412
422 432 442 453 464 475 487 499 511 523
536 549 562 576 590 604 619 634 649 665
681 698 715 732 750 768 787 806 825 845
866 887 909 931 953 976

Annexe 3

No. STSE-CC7023A
<Cat.No.070223>

SPECIFICATIONS FOR NICHIA CHIP TYPE WHITE LED

MODEL : NJSW036AT

NICHIA CORPORATION

I. SPECIFICATIONS

(1) Absolute Maximum Ratings (Ts=25°C)

Item	Symbol	Absolute Maximum Rating	Unit
Forward Current	IF	650	mA
Pulse Forward Current	IFP	900	mA
Allowable Reverse Current	IR	85	mA
Power Dissipation	PD	2.6	W
Operating Temperature	Topr	-40 ~ +100	°C
Storage Temperature	Tstg	-40 ~ +100	°C
Dice Temperature	Tj	150	°C
Soldering Temperature	Tsld	Reflow Soldering : 260°C for 10sec. Hand Soldering : 350°C for 3sec.	

IFP Conditions : Pulse Width ≤ 10msec. and Duty ≤ 1/10

(2) Initial Electrical/Optical Characteristics (Ts=25°C)

Item	Symbol	Condition	Typ.	Max.	Unit
Forward Voltage	VF	IF=350[mA]	(3.6)	4.0	V
Luminous Flux	φv	IF=350[mA]	(52)	-	lm
Chromaticity Coordinate	x	IF=350[mA]	0.31	-	-
	y	IF=350[mA]	0.32	-	-

□ Please refer to CIE 1931 chromaticity diagram.

(3) Ranking (Ts=25°C)

Item	Symbol	Condition	Min.	Max.	Unit
Luminous Flux	Rank P15	IF=350[mA]	60.5	72.0	lm
	Rank P14		51.0	60.5	
	Rank P13		42.8	51.0	
	Rank P12		36.0	42.8	

□ Luminous Flux Measurement allowance is ± 7%.

Color Ranks

Rank b3				
x	0.287	0.283	0.304	0.307
y	0.295	0.305	0.330	0.315

Rank b5				
x	0.296	0.287	0.307	0.311
y	0.276	0.295	0.315	0.294

Rank c1				
x	0.330	0.330	0.361	0.357
y	0.339	0.360	0.385	0.361

(IF=350mA, Ts=25°C)

Rank b4				
x	0.307	0.304	0.330	0.330
y	0.315	0.330	0.360	0.339

Rank b6				
x	0.311	0.307	0.330	0.330
y	0.294	0.315	0.339	0.318

Rank c2				
x	0.330	0.330	0.357	0.356
y	0.318	0.339	0.361	0.351

□ Color Coordinates Measurement allowance is ± 0.01.

6.RELIABILITY

(1) TEST ITEMS AND RESULTS

Test Item	Standard Test Method	Test Conditions	Note	Number of Damaged
Resistance to Soldering Heat (Reflow Soldering)	JEITA ED-4701 300 301	Tsld=260°C, 10sec. (Pre treatment 30°C,70%,168hrs.)	2 times	0/22
Solderability (Reflow Soldering)	JEITA ED-4701 300 303	Tsld=215 ± 5°C, 3sec. (Lead Solder)	1 time over 95%	0/22
Thermal Shock	JEITA ED-4701 300 307	-40°C ~ 100°C 1min. (10sec.) 1min. (Pre treatment 30°C,70%,168hrs.)	100 cycles	0/50
Temperature Cycle	JEITA ED-4701 100 105	-40°C ~ 25°C ~ 100°C ~ 25°C 30min. 5min. 30min. 5min.	100 cycles	0/50
Moisture Resistance Cyclic	JEITA ED-4701 200 203	25°C ~ 65°C ~ -10°C 90%RH 24hrs./1cycle	10 cycles	0/50
High Temperature Storage	JEITA ED-4701 200 201	Ta=100°C	1000 hrs.	0/50
Temperature Humidity Storage	JEITA ED-4701 100 103	Ta=60°C, RH=90%	1000 hrs.	0/50
Low Temperature Storage	JEITA ED-4701 200 202	Ta=-40°C	1000 hrs.	0/50
Steady State Operating Life		Ta=25°C, IF=650mA Tested with Nichia standard circuit board.	1000 hrs.	0/50
Steady State Operating Life of High Temperature		Ta=100°C, IF=250mA Tested with Nichia standard circuit board.	1000 hrs.	0/50
Steady State Operating Life of High Humidity Heat		60°C, RH=90%, IF=500mA Tested with Nichia standard circuit board.	500 hrs.	0/50
Steady State Operating Life of Low Temperature		Ta=-40°C, IF=350mA Tested with Nichia standard circuit board.	1000 hrs.	0/50
Permanence of Marking	JEITA ED-4701 500 501	Solvent : Isopropyl Alcohol Solvent Temperature : 20 ~ 25°C Dipping Time : 5 min.	1 time	0/22
Vibration	JEITA ED-4701 400 403	100 ~ 2000 ~ 100Hz Sweep 4min. 200m/s ² 3directions, 4cycles	48min.	0/10
Electrostatic Discharges	JEITA ED-4701 300 304	R=1.5kΩ, C=100pF Test Voltage=2kV	3 times Negative/Positive	0/22

Thermal resistance of LED with Nichia standard circuit board : Rja ≒ 45°C/W

Nichia standard circuit board : FR4, t=1.6mm, Copper foil, t=0.07mm

(2) CRITERIA FOR JUDGING DAMAGE

Item	Symbol	Test Conditions	Criteria for Judgement	
			Min.	Max.
Forward Voltage	V _F	I _F =350mA	-	Initial Level 1.1
Luminous Flux	φ _v	I _F =350mA	Initial Level 0.7	-

The test is performed after the board is cooled down to the room temperature.

(7) Heat Generation

- Thermal design of the end product is of paramount importance. Please consider the heat generation of the LED when making the system design. The coefficient of temperature increase per input electric power is affected by the thermal resistance of the circuit board and density of LED placement on the board, as well as other components. It is necessary to avoid intense heat generation and operate within the maximum ratings given in this specification.
- Please determine the operating current with consideration of the ambient temperature local to the LED and refer to the plot of Ambient temperature vs. Allowable Forward Current on CHARACTERISTICS in this specifications. Please also take measures to remove heat from the area near the LED to improve the operational characteristics of the LED.
- The equation 1 indicates correlation between T_j and T_a , and the equation 2 indicates correlation between T_j and T_s .

$$T_j = T_a + R_{ja} W \quad \text{..... 1}$$

$$T_j = T_s + R_{js} W \quad \text{..... 2}$$

T_j = Dice Temperature : °C, T_a = Ambient Temperature : °C,

T_s = Solder Temperature (Cathode Side) : °C,

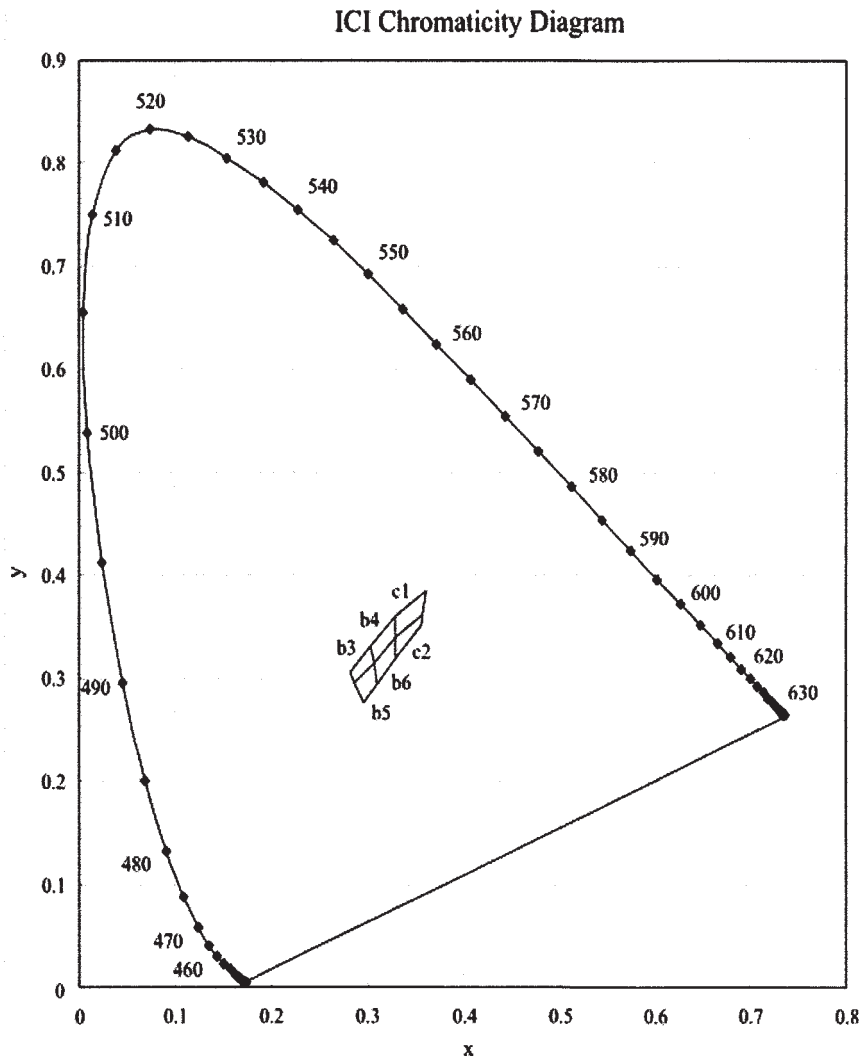
R_{ja} = Heat resistance from Dice to Ambient temperature : °C /W,

R_{js} = Heat resistance from Dice to T_s measuring point $\approx 30^\circ\text{C}$ /W,

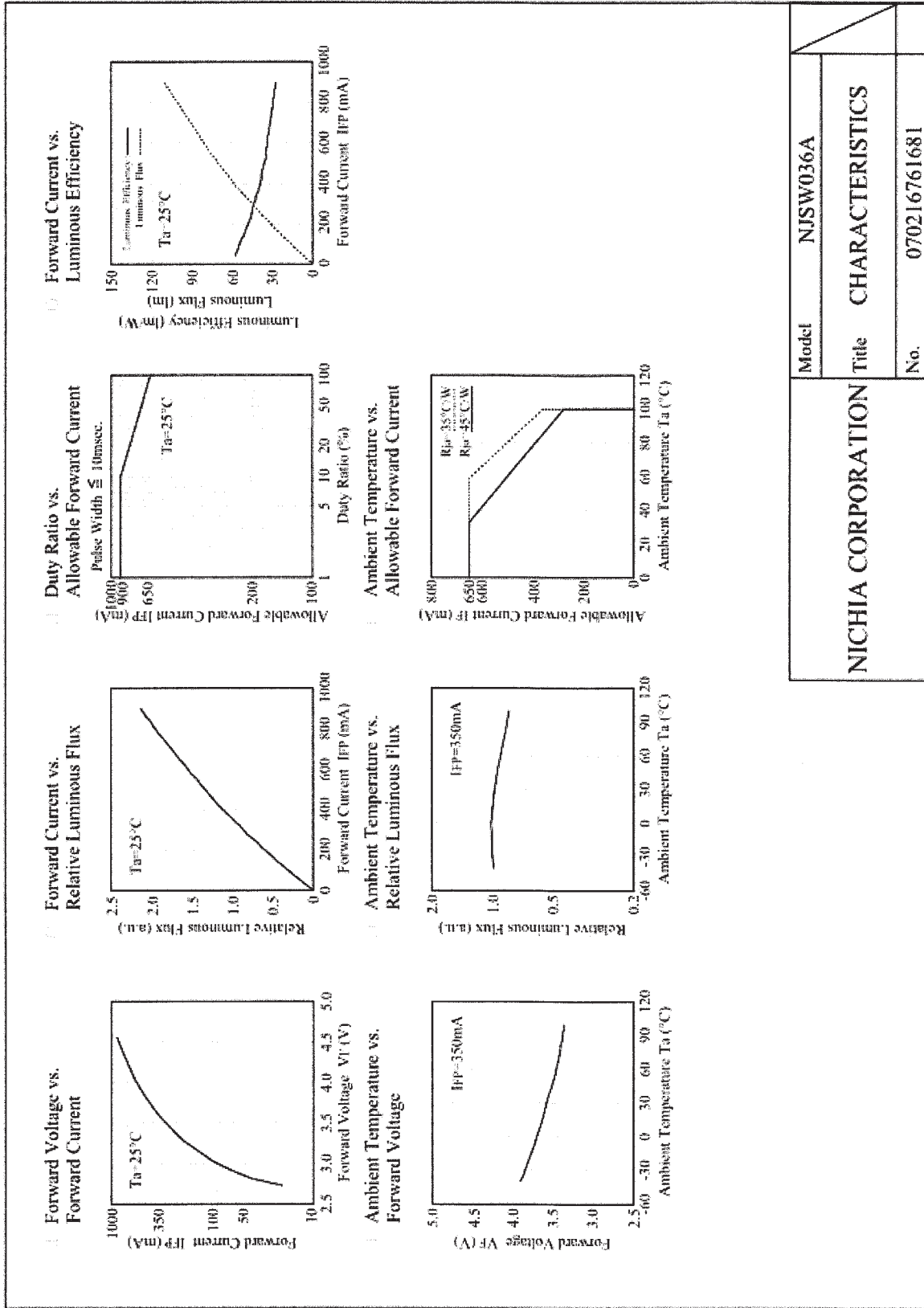
W = Inputting Power ($I_F \cdot V_F$) : W

(8) Others

- NJSW036A complies with RoHS Directive.
- The LED light output is strong enough to injure human eyes. Precautions must be taken to prevent looking directly at the LEDs with unaided eyes for more than a few seconds.
- Flashing lights have been known to cause discomfort in people; you can prevent this by taking precautions during use. Also, people should be cautious when using equipment that has had LEDs incorporated into it.
- The LEDs described in this brochure are intended to be used for ordinary electronic equipment (such as office equipment, communications equipment, measurement instruments and household appliances). Consult Nichia's sales staff in advance for information on the applications in which exceptional quality and reliability are required, particularly when the failure or malfunction of the LEDs may directly jeopardize life or health (such as for airplanes, aerospace, submersible repeaters, nuclear reactor control systems, automobiles, traffic control equipment, life support systems and safety devices).
- User shall not reverse engineer by disassembling or analysis of the LEDs without having prior written consent from Nichia. When defective LEDs are found, the User shall inform Nichia directly before disassembling or analysis.
- The formal specifications must be exchanged and signed by both parties before large volume purchase begins.
- The appearance and specifications of the product may be modified for improvement without notice.



□ Color Coordinates Measurement allowance is ± 0.01 .



Model	NJSW036A
Title	CHARACTERISTICS
No.	070216761681

Annexe 4



February 2004

FDD24AN06LA0

FDD24AN06LA0

N-Channel Logic Level PowerTrench[®] MOSFET
60V, 36A, 24mΩ

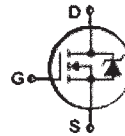
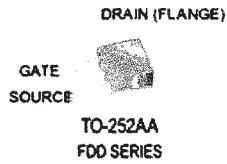
Features

- $r_{DS(ON)} = 20m\Omega$ (Typ.), $V_{GS} = 5V$, $I_D = 36A$
- $Q_g(\text{tot}) = 16nC$ (Typ.), $V_{GS} = 5V$
- Low Miller Charge
- Low Q_{RR} Body Diode
- UIS Capability (Single Pulse and Repetitive Pulse)
- Qualified to AEC Q101

Formerly developmental type 83547

Applications

- Motor / Body Load Control
- ABS Systems
- Powertrain Management
- Injection Systems
- DC-DC converters and Off-line UPS
- Distributed Power Architectures and VRMs
- Primary Switch for 12V and 24V systems



MOSFET Maximum Ratings $T_C = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Ratings	Units
V_{DSS}	Drain to Source Voltage	60	V
V_{GS}	Gate to Source Voltage	± 20	V
I_D	Drain Current		
	Continuous ($T_C = 25^\circ\text{C}$, $V_{GS} = 10V$)	40	A
	Continuous ($T_C = 25^\circ\text{C}$, $V_{GS} = 5V$)	36	A
	Continuous ($T_C = 100^\circ\text{C}$, $V_{GS} = 5V$)	25	A
	Continuous ($T_A = 25^\circ\text{C}$, $V_{GS} = 5V$, $R_{\theta JA} = 52^\circ\text{C/W}$)	7.1	A
	Pulsed	Figure 4	A
E_{AS}	Single Pulse Avalanche Energy (Note 1)	32	mJ
P_D	Power dissipation	75	W
	Derate above 25°C	0.5	W/ $^\circ\text{C}$
T_J, T_{STG}	Operating and Storage Temperature	-55 to 175	$^\circ\text{C}$

Thermal Characteristics

$R_{\theta JC}$	Thermal Resistance Junction to Case TO-252	2.0	$^\circ\text{C/W}$
$R_{\theta JA}$	Thermal Resistance Junction to Ambient TO-252	100	$^\circ\text{C/W}$
$R_{\theta JA}$	Thermal Resistance Junction to Ambient TO-252, 1in ² copper pad area	52	$^\circ\text{C/W}$

This product has been designed to meet the extreme test conditions and environment demanded by the automotive industry. For a copy of the requirements, see AEC Q101 at: <http://www.aecouncil.com/>

Reliability data can be found at: <http://www.fairchildsemi.com/products/discrete/reliability/index.html>.

All Fairchild Semiconductor products are manufactured, assembled and tested under ISO9000 and QS9000 quality systems certification.

Package Marking and Ordering Information

Device Marking	Device	Package	Reel Size	Tape Width	Quantity
FDD24AN06LA0	FDD24AN06LA0	TO-252AA	330mm	16mm	2500 units

Electrical Characteristics $T_C = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Typ	Max	Units
--------	-----------	-----------------	-----	-----	-----	-------

Off Characteristics

B_{VOSS}	Drain to Source Breakdown Voltage	$I_D = 250\mu\text{A}, V_{GS} = 0\text{V}$	60	-	-	V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS} = 50\text{V}$ $V_{GS} = 0\text{V}$ $T_C = 150^\circ\text{C}$	-	-	1	μA
I_{GSS}	Gate to Source Leakage Current	$V_{GS} = \pm 20\text{V}$	-	-	± 100	nA

On Characteristics

$V_{GS(TH)}$	Gate to Source Threshold Voltage	$V_{GS} = V_{DS}, I_D = 250\mu\text{A}$	1	-	2	V
$r_{DS(ON)}$	Drain to Source On Resistance	$I_D = 40\text{A}, V_{GS} = 10\text{V}$	-	0.016	0.019	Ω
		$I_D = 36\text{A}, V_{GS} = 5\text{V}$	-	0.020	0.024	
		$I_D = 36\text{A}, V_{GS} = 5\text{V},$ $T_J = 175^\circ\text{C}$	-	0.047	0.056	

Dynamic Characteristics

C_{ISS}	Input Capacitance	$V_{DS} = 25\text{V}, V_{GS} = 0\text{V},$ $f = 1\text{MHz}$	-	1850	-	pF
C_{OSS}	Output Capacitance		-	180	-	pF
C_{RSS}	Reverse Transfer Capacitance		-	75	-	pF
$Q_{g(TOT)}$	Total Gate Charge at 5V	$V_{GS} = 0\text{V to } 5\text{V}$	-	16	21	nC
$Q_{g(TH)}$	Threshold Gate Charge	$V_{GS} = 0\text{V to } 1\text{V}$	-	1.8	2.4	nC
Q_{gs}	Gate to Source Gate Charge	$V_{DD} = 30\text{V}$ $I_D = 36\text{A}$ $I_g = 1.0\text{mA}$	-	6.3	-	nC
Q_{gs2}	Gate Charge Threshold to Plateau		-	4.5	-	nC
Q_{gd}	Gate to Drain "Miller" Charge		-	5.0	-	nC

Switching Characteristics ($V_{GS} = 5\text{V}$)

t_{ON}	Turn-On Time	$V_{DD} = 30\text{V}, I_D = 36\text{A}$ $V_{GS} = 5\text{V}, R_{GS} = 9.1\Omega$	-	-	195	ns
$t_{d(ON)}$	Turn-On Delay Time		-	12	-	ns
t_r	Rise Time		-	118	-	ns
$t_{d(OFF)}$	Turn-Off Delay Time		-	26	-	ns
t_f	Fall Time		-	41	-	ns
t_{OFF}	Turn-Off Time		-	-	101	ns

Drain-Source Diode Characteristics

V_{SD}	Source to Drain Diode Voltage	$I_{SD} = 36\text{A}$	-	-	1.25	V
		$I_{SD} = 18\text{A}$	-	-	1.0	V
t_{rr}	Reverse Recovery Time	$I_{SD} = 36\text{A}, dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	34	ns
Q_{RR}	Reverse Recovered Charge	$I_{SD} = 36\text{A}, dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	30	nC

Notes:

1: Starting $T_J = 25^\circ\text{C}, L = 80\mu\text{H}, I_{AS} = 28\text{A}.$

Typical Characteristics $T_C = 25^\circ\text{C}$ unless otherwise noted

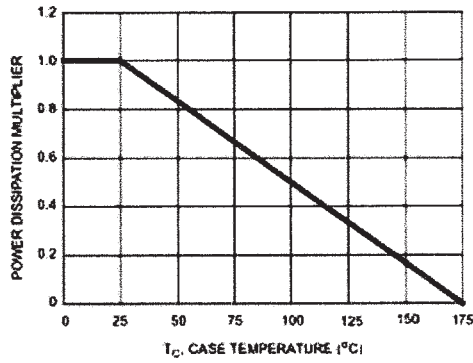


Figure 1. Normalized Power Dissipation vs Ambient Temperature

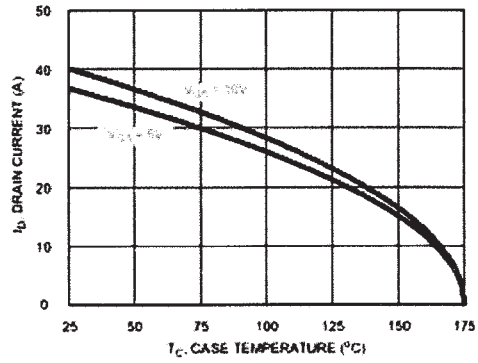


Figure 2. Maximum Continuous Drain Current vs Case Temperature

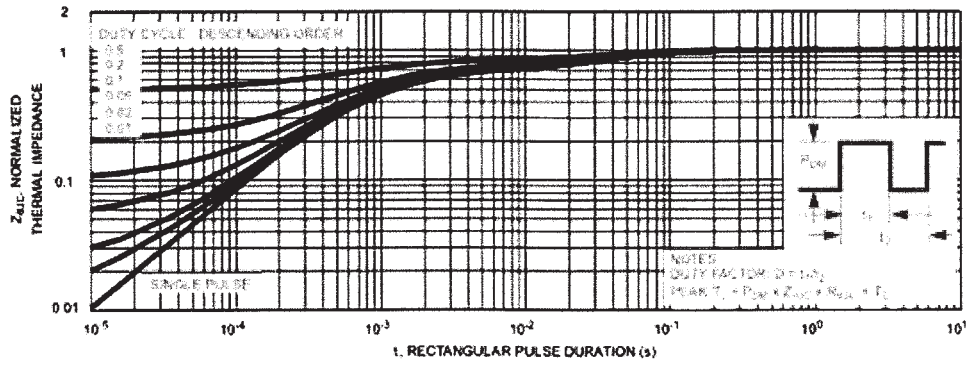


Figure 3. Normalized Maximum Transient Thermal Impedance

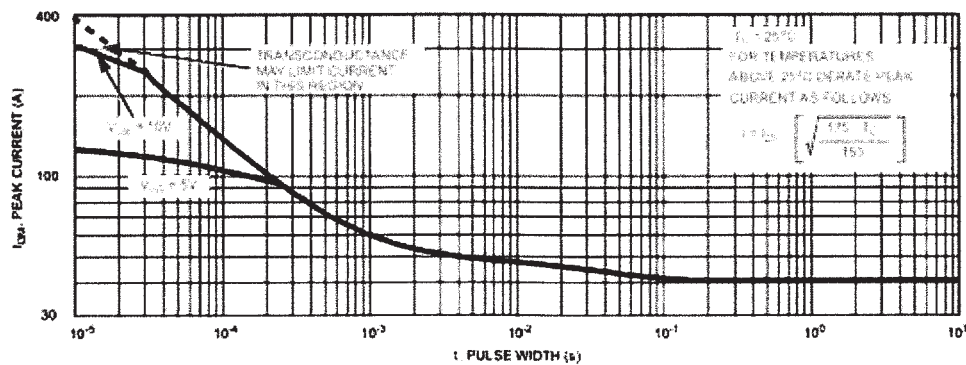


Figure 4. Peak Current Capability

Typical Characteristics $T_C = 25^\circ\text{C}$ unless otherwise noted

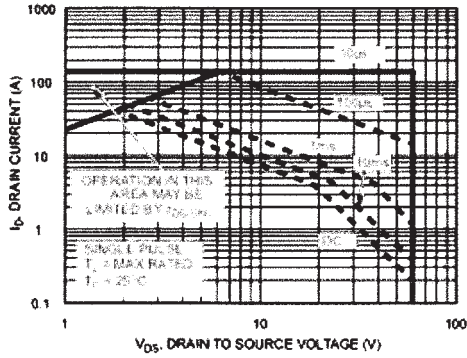
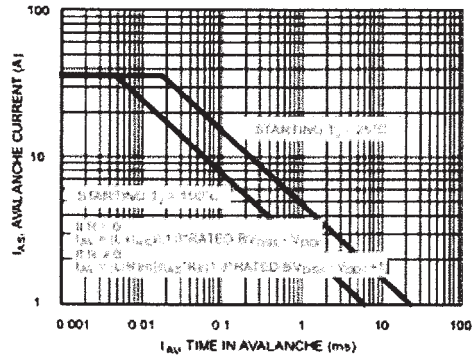


Figure 5. Forward Bias Safe Operating Area



NOTE: Refer to Fairchild Application Notes AN7514 and AN7515
Figure 6. Unclamped Inductive Switching Capability

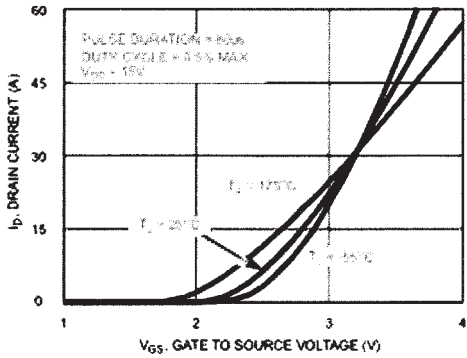


Figure 7. Transfer Characteristics

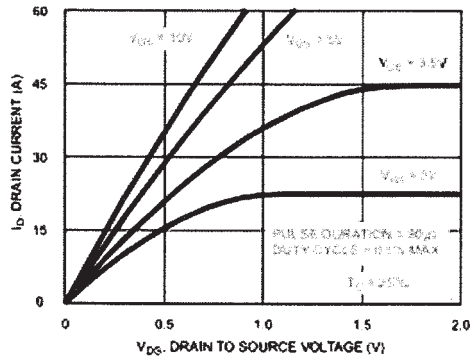


Figure 8. Saturation Characteristics

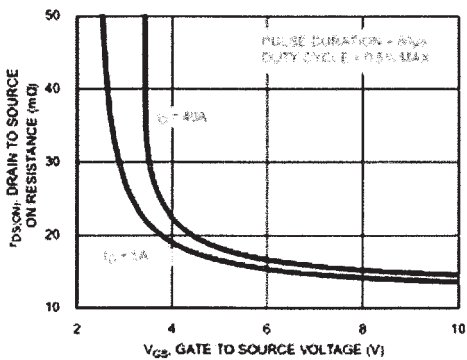


Figure 9. Drain to Source On Resistance vs Gate Voltage and Drain Current

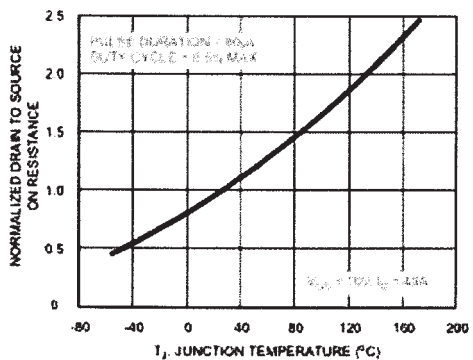


Figure 10. Normalized Drain to Source On Resistance vs Junction Temperature

Typical Characteristics $T_C = 25^\circ\text{C}$ unless otherwise noted

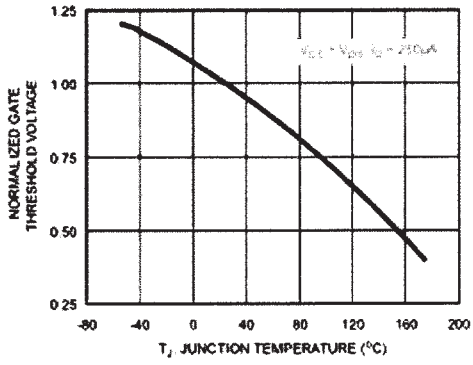


Figure 11. Normalized Gate Threshold Voltage vs Junction Temperature

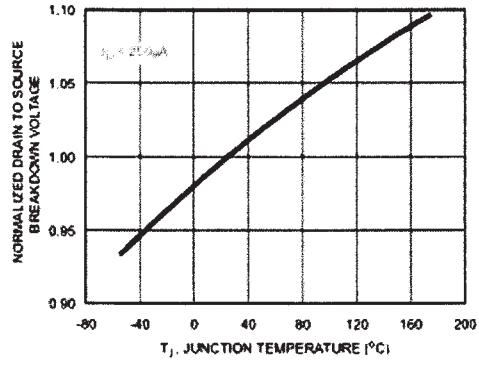


Figure 12. Normalized Drain to Source Breakdown Voltage vs Junction Temperature

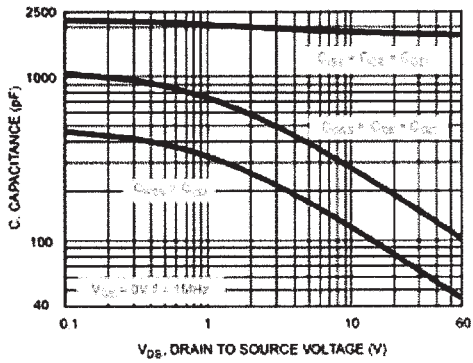


Figure 13. Capacitance vs Drain to Source Voltage

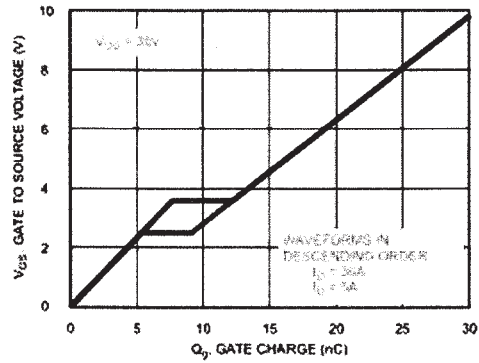


Figure 14. Gate Charge Waveforms for Constant Gate Current

Thermal Resistance vs. Mounting Pad Area

The maximum rated junction temperature, T_{JM} , and the thermal resistance of the heat dissipating path determines the maximum allowable device power dissipation, P_{DM} , in an application. Therefore the application's ambient temperature, T_A ($^{\circ}C$), and thermal resistance $R_{\theta JA}$ ($^{\circ}C/W$) must be reviewed to ensure that T_{JM} is never exceeded. Equation 1 mathematically represents the relationship and serves as the basis for establishing the rating of the part.

$$P_{DM} = \frac{(T_{JM} - T_A)}{R_{\theta JA}} \quad (EQ. 1)$$

In using surface mount devices such as the TO-252 package, the environment in which it is applied will have a significant influence on the part's current and maximum power dissipation ratings. Precise determination of P_{DM} is complex and influenced by many factors:

1. Mounting pad area onto which the device is attached and whether there is copper on one side or both sides of the board.
2. The number of copper layers and the thickness of the board.
3. The use of external heat sinks.
4. The use of thermal vias.
5. Air flow and board orientation.
6. For non steady state applications, the pulse width, the duty cycle and the transient thermal response of the part, the board and the environment they are in.

Fairchild provides thermal information to assist the designer's preliminary application evaluation. Figure 21 defines the $R_{\theta JA}$ for the device as a function of the top copper (component side) area. This is for a horizontally positioned FR-4 board with 1oz copper after 1000 seconds of steady state power with no air flow. This graph provides the necessary information for calculation of the steady state junction temperature or power dissipation. Pulse applications can be evaluated using the Fairchild device Spice thermal model or manually utilizing the normalized maximum transient thermal impedance curve.

Thermal resistances corresponding to other copper areas can be obtained from Figure 21 or by calculation using Equation 2 or 3. Equation 2 is used for copper area defined in inches square and equation 3 is for area in centimeters square. The area, in square inches or square centimeters is the top copper area including the gate and source pads.

$$R_{\theta JA} = 33.32 + \frac{23.84}{(0.268 + \text{Area})} \quad (EQ. 2)$$

Area in inches Squared

$$R_{\theta JA} = 33.32 + \frac{154}{(1.73 + \text{Area})} \quad (EQ. 3)$$

Area in Centimeters Squared

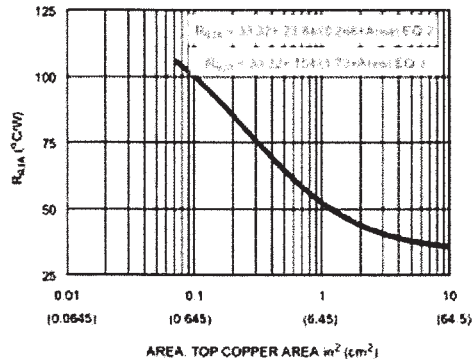


Figure 21. Thermal Resistance vs Mounting Pad Area

Annexe 5

Mire de barres à 100% de luminance relative :

